

VŠB – Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra kybernetiky a biomedicínského inženýrství

**Automatizované měření odezvy LDO regulátoru na rychlou
změnu zátěže**
**Automated Measurement of LDO Regulator Response to Fast
Load Change**

Zadání diplomové práce

Student: **Bc. Šárka Vávrová**

Studijní program: N2649 Elektrotechnika

Studijní obor: 2612T041 Řídicí a informační systémy

Téma: **Automatizované měření odezvy LDO regulátoru na rychlou změnu zátěže**
Automated Measurement of LDO Regulator Response to Fast Load Change

Jazyk vypracování: čeština

Zásady pro vypracování:

Součástí vývoje nových integrovaných obvodů je i jejich ověřování a testování za co nejpřísnějších podmínek. Příkladem je v mikroelektronice hojně nasazovaný Low-Dropout (LDO) regulátor napětí. Jedním z mnoha důležitých parametrů je tzv. dynamic load regulation, tedy odezva vnitřní řídicí smyčky a hlavního regulačního prvku LDO obvodu na rychlé nebo skokové změny zátěže.

Cílem práce je návrh a realizace měřicího přípravku pro měření odezvy LDO regulátoru. Úkolem je rovněž celou úlohu automatizovat v prostředí LabVIEW. Měřicí systém bude sloužit ke zjednodušení a zrychlení práce v aplikační laboratoři firmy ON Semiconductor při kvalitativním vyhodnocování nově vyvíjených LDO regulátorů.

Body zadání:

1. Seznámení se s problematikou měření odezvy LDO regulátoru.
2. Seznámení se s možnostmi zapojení měřicího přípravku, simulace, příprava prototypů, testování funkce.
3. Návrh a realizace měřicího přípravku dle požadavků firmy ON Semiconductor.
4. Seznámení se s komunikací a ovládáním měřících přístrojů.
5. Seznámení se s vývojovým nástrojem LabVIEW.
6. Návrh a realizace SW aplikace dle požadavků firmy ON Semiconductor.
7. Zhodnocení a zdokumentování dosažených výsledků, případně návrh dalších možných vylepšení na základě reálných výsledků.

Seznam doporučené odborné literatury:

- [1] ROSÉN, Lukas a Sahar SAMINI. *Small Electronic Load: Design and analysis of a small electronic load for testing on-board DC/DC converters*. Göteborg, Sweden, 2012. Master's Thesis. Chalmers University of Technology, Department of Energy and Environment, Division of Electric Power Engineering. 57pp. Dostupné také z: <http://publications.lib.chalmers.se/records/fulltext/169764/169764.pdf>.
- [2] BENDAOU, Soufiane a Giampaolo MARINO. Ask The Application Engineer—32: Practical Techniques to Avoid Instability Due to Capacitive Loading. *Analog Dialogue*. [online] 2004, Vol.38, no. 2, pp. 9-14. [cit. 2017-02-13]. ISSN 0161-3626. Dostupné z: <http://www.analog.com/media/en/analog-dialogue/volume-38/number-2/articles/volume38-number2.pdf>
- [3] BITTER, Rick, Taqi MOHIUDDIN a Matt NAWROCKI. *LabView advanced programming techniques*. 2nd ed. Boca Raton, FL: CRC Press/Taylor & Francis Group, c2007. ISBN 978-0849333255.
- [4] ERTUGRUL, Nesimi. *LabVIEW for electric circuits, machines, drives, and laboratories*. Upper Saddle

River, NJ: Prentice Hall, c2002. ISBN 0130618861.

Formální náležitosti a rozsah diplomové práce stanoví pokyny pro vypracování zveřejněné na webových stránkách fakulty.

Vedoucí diplomové práce: **doc. Ing. Petr Bilík, Ph.D.**

Datum zadání: 01.09.2017

Datum odevzdání: 30.04.2018



doc. Ing. Jiří Koziorek, Ph.D.
vedoucí katedry




prof. Ing. Pavel Brandštetter, CSc.
děkan fakulty

Prohlášení studenta

Prohlašuji, že jsem tuto diplomovou práci vypracovala samostatně. Uvedla jsem všechny literární prameny a publikace, ze kterých jsem čerpala.

V Ostravě dne: 30. dubna 2018


.....
podpis studenta

Prohlášení zástupce spolupracující právnické nebo fyzické osoby

Souhlasím se zveřejněním této diplomové práce dle požadavků čl. 26, odst. 9 Studijního a zkušebního řádu pro studium v magisterských programech VŠB-TU Ostrava.

V Rožnově pod Radhoštěm dne: 30. dubna 2018



Ing. Marek Bek

SCG Czech Design Center, s.r.o.
1. máje 2594
756 61 Rožnov pod Radhoštěm
Tel.: +420 571 754 100/111
DIČ: CZ25739336

Poděkování

Děkuji rožnovskému design centru SCG Czech Design Center, s.r.o., spadající do skupiny firem ON Semiconductor, za možnost vykonání diplomové práce a poskytnutí podkladů a vybavení pro její zpracování. Zvláštní poděkování patří Ing. Marku Bekovi a doc. Dr. Ing. Josefu Punčochářovi za cenné rady, věcné připomínky, trpělivost a vstřícnost při realizaci. Dále bych chtěla poděkovat vedoucímu diplomové práce doc. Ing. Petru Bilíkovi, Ph.D. za poskytnutí pomoci při vypracování.

Abstrakt

Cílem diplomové práce je vytvoření automatizovaného měřicího pracoviště pro měření odezvy LDO (Low-Dropout) regulátorů na rychlou změnu zátěže v aplikační laboratoři společnosti SCG Czech Design Center s.r.o., která spadá do nadnárodní skupiny firem ON Semiconductor. Nejprve je uvedeno seznámení s parametry a vlastnostmi LDO regulátorů a jejich měřením včetně měření odezvy na rychlou změnu zátěže. Následuje vytvoření konceptu měření a měřicího schématu společně s uvedením dostupných měřicích přístrojů. Jako první je zpracován návrh a realizace prototypového řešení měřicího přípravku, z jehož poznatků při ověřování funkčnosti dále vychází finální verze. Na základě konceptu měření je následně vytvořena aplikace ve vývojovém prostředí LabVIEW, ovládající měřicí přístroje a zaručující ukládání naměřených dat. Koncept měření, vlastnosti měřicího přípravku a funkce aplikace vycházejí z požadavků firmy. Závěr práce je věnován zhodnocení dosažených výsledků a návrhu dalších možných vylepšení.

Klíčová slova

měření odezvy, LDO regulátor, proudová nora, LabVIEW

Abstract

The aim of the diploma thesis is to create an automated measuring workplace for measuring LDO (Low-Dropout) regulators response to a fast load change in the application laboratory of SCG Czech Design Center s.r.o., which belongs to the supra-national group of companies called ON Semiconductor. At first the parameters, attributes and measurements of LDO regulators including a fast load change response measurement are introduced. This is followed by creating a concept of measurement and measuring scheme with presentation of available measurement devices. Firstly, the prototype of measurement device was designed and then created. The data collected from verification the functionality of the prototype was used in creating the final version. Based on the measurement concept, an application in LabVIEW graphical programming tool was created. This application controls the measurement devices and saves all the data collected from the measurements. The whole concept, attributes of the measurement device and functions of the application are based on the company requirements. The final part of the thesis is dedicated to evaluation and further improvement suggestions.

Key words

response measurement, LDO regulator, current sink, LabVIEW

Obsah

Seznam použitých symbolů a zkratk.....	10
Seznam ilustrací a seznam tabulek	12
1 Úvod.....	15
2 Lineární LDO regulátor	16
2.1 Základní parametry a vlastnosti	16
2.2 Měření odezvy LDO regulátoru na změnu zátěže	17
2.3 Současné řešení měření odezvy.....	19
3 Koncept testování LDO regulátoru	21
3.1 Měřicí přípravek.....	22
3.2 Měřicí přístroje potřebné pro testování LDO regulátoru.....	23
3.2.1 Regulovaný zdroj	23
3.2.2 Generátor	23
3.2.3 Osciloskop.....	25
3.2.4 Řízení měřicích přístrojů.....	26
4 Návrh měřicího přípravku	27
4.1 Základní obvodová zapojení	27
4.2 Příprava prototypu měřicího přípravku	29
4.3 Simulace zapojení	32
4.3.1 Program pro simulaci obvodů – LTSpice.....	33
4.3.2 Modely součástek.....	34
4.3.3 Import modelu do LTSpice	34
4.3.4 Nastavení simulace.....	35
4.3.5 Výsledky simulací.....	35
4.4 Návrh prototypu měřicího přípravku a jeho testování.....	37
4.5 Návrh finálního řešení měřicího přípravku a jeho testování	42
5 Automatizace měření	46
5.1 Vývojové prostředí LabVIEW	46
5.2 Komunikace s měřicími přístroji.....	47
5.3 Koncept automatizovaného měření.....	48
5.4 Přístrojové ovladače	50
5.5 Návrh a realizace programu	51
5.5.1 Ukládání a zpracování naměřených dat.....	55
6 Shrnutí a zhodnocení výsledků	56

7	Závěr.....	57
	Literatura.	58
	Seznam příloh	60

Seznam použitých symbolů a zkratek

Seznam symbolů

Symbol	Jednotka	Význam
C_{ib}	F	vstupní kapacita bipolárního tranzistoru
C_{IN}	F	vstupní kapacita
C_{ISS}	F	vstupní kapacita unipolárního tranzistoru
C_{ob}	F	výstupní kapacita bipolárního tranzistoru
C_{OSS}	F	výstupní kapacita unipolárního tranzistoru
C_{OUT}	F	výstupní kapacita
C_{RSS}	F	reverzní kapacita unipolárního tranzistoru
f_T	Hz	tranzitní kmitočet
G	-	zesílení
h_{FE}	-	proudový zesilovací činitel
I_C	A	proud kolektorem
I_D	A	proud drainem
I_H	A	horní hranice úrovně proudu
I_L	A	dolní hranice úrovně proudu
I_{OUT}	A	výstupní proud
ΔI	A	rozdíl proudu
P_D	W	ztrátový výkon tranzistoru
$R_{DS(ON)}$	Ω	odpor kanálu v sepnutém stavu
R_s	Ω	snímací odpor
t_d	s	doba zpoždění
$t_{d(ON)}$	s	doba zpoždění při sepnutí
$t_{d(OFF)}$	s	doba zpoždění při vypnutí
t_f	s	doba sestupné hrany
t_r	s	doba náběžné hrany
$U_{BE(sat)}$	V	saturační napětí báze-emitor
$U_{GS(th)}$	V	prahové napětí hradla
U_{IN}	V	vstupní napětí
U_{REF}	V	referenční napětí
$U_{\bar{r}}$	V	řídící napětí
U_{OUT}	V	výstupní napětí
U_+	V	kladné napájecí napětí
U_-	V	záporné napájecí napětí
ΔU_{os}	V	přesah napětí
ΔU_{us}	V	pokles napětí

Seznam zkratk

Zkratka	Význam
BJT	bipolární tranzistor
BNC	konektor bajonetového typu
CFA	zesilovač s proudovou zpětnou vazbou
D/A	digitálně analogový
DC	stejnosměrný (proud)
DPS	deska plošného spoje
DSP	digitální signálový procesor
FPGA	programovatelné hradlové pole
GND	uzemnění, zem
GPIO	general purpose interface bus
GUI	graphical user interface
ID	identifikace, identifikační číslo
IP	internet protocol
LabVIEW	laboratory virtual instrument engineering workbench
LAN	lokální síť
LDO	low-dropout
LED	light emitting diode
MOSFET	tranzistor řízený polem
OZ	operační zesilovač
PC	počítač
RC	odpor a kondenzátor
RF	radiofrekvenční
SCPI	standard commands for programmable instruments
SMD	součástka pro povrchovou montáž
SOA	safe operating area
SPICE	simulation program with integrated circuits emphasis
U/I	napětí/proud
USB	universal serial bus
VFA	zesilovač s napěťovou zpětnou vazbou
VISA	virtual instrument software architecture
ZV	zpětná vazba

Seznam ilustrací a seznam tabulek

Seznam obrázků

Obr. 1 LDO regulátor [2]	16
Obr. 2 Měření odezvy LDO regulátoru na rychlou změnu zátěže	17
Obr. 3 Ideální průběh výstupního proudu LDO regulátoru definovaný zátěží.....	18
Obr. 4 Ideální a reálný průběh výstupního napětí LDO regulátoru po skokové změně zátěže	18
Obr. 5 Elektronická zátěž – diplomová práce Ing. Radka Majera.....	19
Obr. 6 Průběhy výstupního napětí a proudu zátěží – přítomnost kvantizačních kroků.....	19
Obr. 7 Průběhy výstupního napětí a proudu zátěží – přítomnost překmitu.....	20
Obr. 8 Blokové schéma testu.....	21
Obr. 9 Redukční DPS.....	22
Obr. 10 Regulovaný zdroj Keysight N6705C [4].....	23
Obr. 11 Průběh náběžné hrany ($t_r = 7 \text{ ns}$) pulzu generovaného generátorem Tektronix AFG3252	24
Obr. 12 Průběh náběžné hrany ($t_r = 200 \text{ ns}$) pulzu generovaného generátorem Tektronix AFG3252 ...	24
Obr. 13 Základní schéma zapojení proudové nory s regulací proudu přes napájecí svorky OZ.....	27
Obr. 14 Základní schéma zapojení proudové nory s regulací proudu pomocí tranzistoru.....	28
Obr. 15 Základní schéma zapojení proudové nory s regulací proudu pomocí tranzistoru doplněné o vstupní dělič napětí	31
Obr. 16 Základní schéma zapojení proudové nory s regulací proudu pomocí tranzistoru doplněné o jednoduchou kompenzaci – červeně	32
Obr. 17 Editor schématu a simulace v programu LTspice	33
Obr. 18 Ukázka textové specifikace modelu operačního zesilovače	34
Obr. 19 Simulační schéma proudové nory – operační zesilovač AD8009 s bipolárním tranzistorem...	36
Obr. 20 Průběh řídicího napětí generátoru – modře a výstupního proudu proudové nory – červeně s operačním zesilovačem AD8009 a bipolárním tranzistorem.....	36
Obr. 21 Schéma zapojení prototypové desky plošného spoje	38
Obr. 22 3D model prototypu měřicího přípravku.....	39
Obr. 23 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) měřicího přípravku pro $t_r = 50 \text{ ns}$, $R_5 = 0 \Omega$, $R_7 = 5 \Omega$ a C_{10} neosazen.....	40
Obr. 24 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) měřicího přípravku pro $t_r = 7 \text{ ns}$, $R_5 = 0 \Omega$, $R_7 = 510 \Omega$ a C_{10} neosazen....	40
Obr. 25 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) měřicího přípravku pro $t_r = 50 \text{ ns}$, $R_5 = 0 \Omega$, $R_7 = 510 \Omega$ a C_{10} neosazen..	41
Obr. 26 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) měřicího přípravku pro $t_r = 200 \text{ ns}$, $R_5 = 0 \Omega$, $R_7 = 510 \Omega$ a C_{10} neosazen	41
Obr. 27 3D model finálního řešení měřicího přípravku společně s připojenou redukční DPS s LDO regulátorem	42
Obr. 28 Schéma zapojení finální verze desky plošného spoje	43
Obr. 29 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) finální verze měřicího přípravku pro $t_r = 7 \text{ ns}$, $R_3 = 0 \Omega$, $R_4 = 300 \Omega$	44
Obr. 30 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) finální verze měřicího přípravku pro $t_r = 50 \text{ ns}$, $R_3 = 0 \Omega$, $R_4 = 300 \Omega$	45

Obr. 31 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) finální verze měřicího přípravku pro $t_r = 50 \text{ ns}$, $R_3 = 0 \text{ } \Omega$, $R_4 = 300 \text{ } \Omega$	45
Obr. 32 Struktura přístupu LabVIEW k přístrojům [14]	47
Obr. 33 UML Stavový diagram	49
Obr. 34 Blokové schéma	51
Obr. 35 Grafické uživatelské rozhraní – stav po inicializaci, očekáváno nastavení přístrojů	52
Obr. 36 Grafické uživatelské rozhraní – nastavení proudového pulzu	53
Obr. 37 Grafické uživatelské rozhraní – zobrazení v grafu	54
Obr. 38 Grafické uživatelské rozhraní – ukládání naměřených dat	55

Seznam tabulek

Tab. 1 Požadované parametry měřicího přípravku	22
Tab. 2 Výběr operačních zesilovačů	29
Tab. 3 Výběr bipolárních tranzistorů	30
Tab. 4 Výběr unipolárních tranzistorů – část první.....	30
Tab. 5 Výběr unipolárních tranzistorů – část druhá	30
Tab. 6 Přehled upravených a vytvořených přístrojových ovladačů s popisem funkce.....	50

1 Úvod

V dnešní době již prakticky neexistuje zařízení, které by se obešlo bez přítomnosti elektroniky. Dobrým příkladem je v posledních několika letech rapidní vývoj mobilních telefonů či automobilů. Vyvíjejí se produkty se stále lepšími parametry. Přichází nové technologie a funkce. Čím dál složitější integrované obvody, senzory a snímací nebo obrazové čipy mají také vyšší nároky na jejich napájení.

Napájení je často realizováno z LDO regulátoru, který zabezpečuje například nízký šum výstupního napětí nebo vysokou úroveň potlačení zvlnění vstupního napětí. Tato diplomová práce je věnována dalšímu důležitému parametru, a sice odezvě výstupního napětí LDO regulátoru na rychlou změnu zátěže. Rychlá změna zátěže může nastat tehdy, když obrazový senzor vyčítá data z jednotlivých pixelů a dochází k přepínání řádků pro čtení. Při tomto vyčítání je třeba zajistit co možná nejstabilnější úroveň napájecího napětí senzoru. Pokud tak není učiněno, vznikají ve výsledném obrazu nežádoucí obrazové artefakty.

Abychom stanovili, zda navržený LDO regulátor splňuje specifikaci nebo požadavky zákazníka, je nutné jej proměřit. Pro měření odezvy na rychlou změnu zátěže se nyní využívá elektronická zátěž, zdroj napájecího napětí pro vstup LDO regulátoru a osciloskop. Aplikační inženýr je nucen všechny tyto zařízení nastavovat ručně, což navyšuje čas potřebný pro dokončení požadovaného měření. Navíc současné řešení elektronické zátěže nevyhovuje požadavkům pro měření odezvy na změnu zátěže v čase rychlejší než 200 ns. Další nevýhodou je přítomnost překmitu a kvantizačních kroků ve skokovém průběhu odebíraného proudu, což způsobuje neadekvátní tvar průběhu odezvy výstupního napětí LDO regulátoru.

Diplomová práce se zabývá řešením problémů současné podoby měření odezvy LDO regulátorů na rychlou změnu zátěže, a to vytvořením měřicího systému, který odstraňuje nežádoucí vlastnosti elektronické zátěže a automatizuje celé měření tak, aby došlo ke zpřesnění výsledků, zjednodušení a zrychlení práce aplikačního inženýra. Ve firmě SCG Czech Design Center, s.r.o., kde jsem diplomovou práci realizovala, je k dispozici celá řada přístrojů a zařízení včetně možnosti tvorby aplikací pro automatizaci měření ve vývojovém prostředí LabVIEW.

2 Lineární LDO regulátor

Napěťové regulátory jsou nezbytnou součástí aplikací, v níž je zapotřebí stabilního napájecího napětí z nestabilního nebo variabilního zdroje. Takové zdroje jsou například postupně se vybíjející baterie, usměrněné střídavé napětí nebo výstupní napětí z měniče.

Lineární regulátory jsou schopny pracovat s nízkým rozdílem napětí mezi vstupem a výstupem a jsou obecně známy pod označením Low Drop-Out (LDO) regulátory. V ideálním případě je jejich základní vlastností udržování konstantního výstupního napětí bez ohledu na změny výstupního proudu, vstupního napětí, teploty nebo stárnutí součástky. Bohužel v reálném světě však tyto změny výstupní napětí ovlivňují.

V aplikacích citlivých na výstupní šum nebo zbytkové střídavé zvlnění produkované spínanými regulátory jsou lineární regulátory použity k minimalizaci chyb a nepřesností z předchozích stupňů napájecí části celého zařízení. Takovými aplikacemi jsou například RF vysílače/přijímače, Wi-Fi moduly a optické senzory. [1]



Obr. 1 LDO regulátor [2]

2.1 Základní parametry a vlastnosti

Mezi základní parametry LDO regulátorů patří velikost výstupního napětí. Existují obvody, které umožňují regulaci kladného nebo záporného výstupního napětí.

Dalším základním parametrem je výstupní proud, který je schopen LDO regulátor dodávat bez poklesu výstupního napětí. Velikost výstupního proudu se u obvodu s vyšší dovolenou hodnotou vstupního napětí řídí také SOA křivkou, která vyjadřuje limitaci proudu v závislosti na rozdílu vstupního a výstupního napětí.

U aplikací napájených z baterie hraje důležitou roli klidový proud, který je definován jako proud, který LDO regulátor odebírá a využívá jej pouze pro svou vlastní funkci v případě, kdy je výstupní proud roven nule. Čím nižší je klidový proud, tím méně se vybíjí baterie při nečinnosti napájeného zařízení. Pokud je aplikace napájena z měniče, je kladen důraz na vysokou hodnotu úrovně potlačení zvlnění vstupního napětí. Zvlnění by mohlo způsobit špatnou činnost napájeného zařízení.

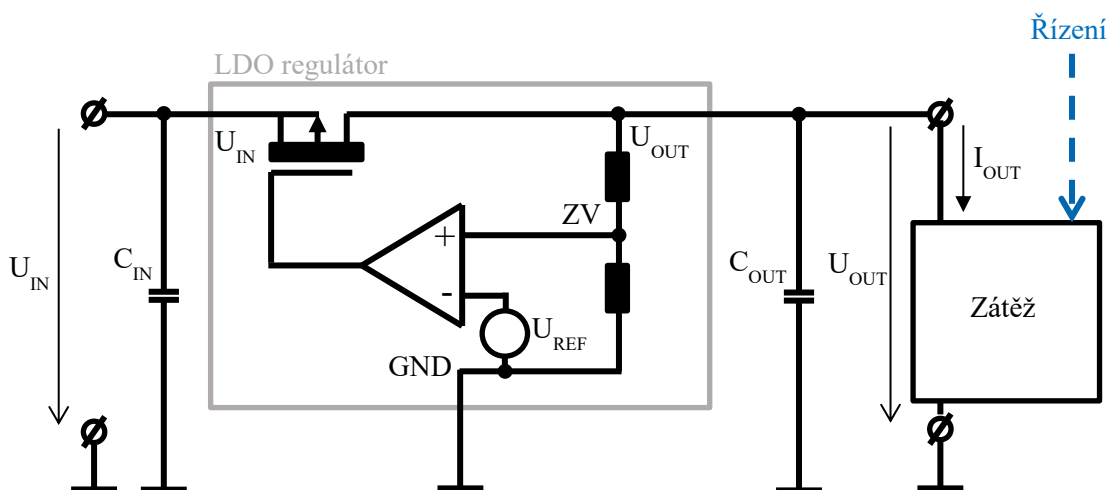
Aby LDO regulátor mohl správně pracovat, je nezbytné dodržet minimální pracovní rozdíl napětí mezi vstupem a výstupem obvodu. V akustických zesilovačích a RF systémech je významným

parametrem hodnota výstupního šumu obvodu. Dynamická odezva na změnu zátěže je zase podstatnou vlastností pro aplikace s obrazovými senzory, procesory, DSP a FPGA.

Výše uvedené parametry a vlastnosti patří pouze mezi základní. V reálné specifikaci LDO regulátoru se nachází asi desítky dalších a výsledné hodnoty jsou často kompromisem. V současné technologii výroby nelze realizovat obvod, který by měl například nízkou spotřebu a zároveň výbornou dynamickou odezvu.

2.2 Měření odezvy LDO regulátoru na změnu zátěže

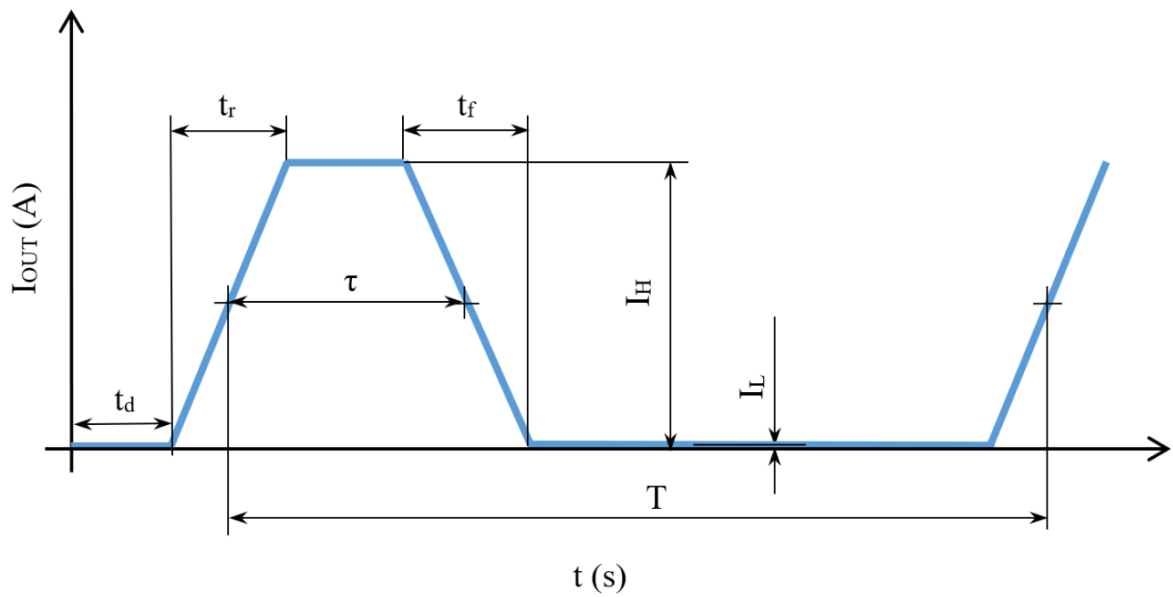
Pro měření odezvy výstupního napětí LDO regulátoru na změnu zátěže je nutné na vstup LDO regulátoru přivést napájecí napětí a na jeho výstup zapojit nastavitelnou zátěž, která definuje požadovaný skok odebíraného výstupního proudu. Pomocí napěťové a proudové sondy připojené k osciloskopu se snímá průběh výstupního napětí a výstupního proudu.



Obr. 2 Měření odezvy LDO regulátoru na rychlou změnu zátěže

Proudový skok I_{OUT} je definován následujícími parametry, viz Obr. 3:

- frekvence/perioda pulzu
- střída vyjádřená v procentech
- doba zpoždění t_d
- doba náběžné hrany t_r
- doba sestupné hrany t_f
- horní hranice úrovně proudu I_H
- dolní hranice úrovně proudu I_L



Obr. 3 Ideální průběh výstupního proudu LDO regulátoru definovaný zátěží

Výpočet střidy vyjádřené v procentech:

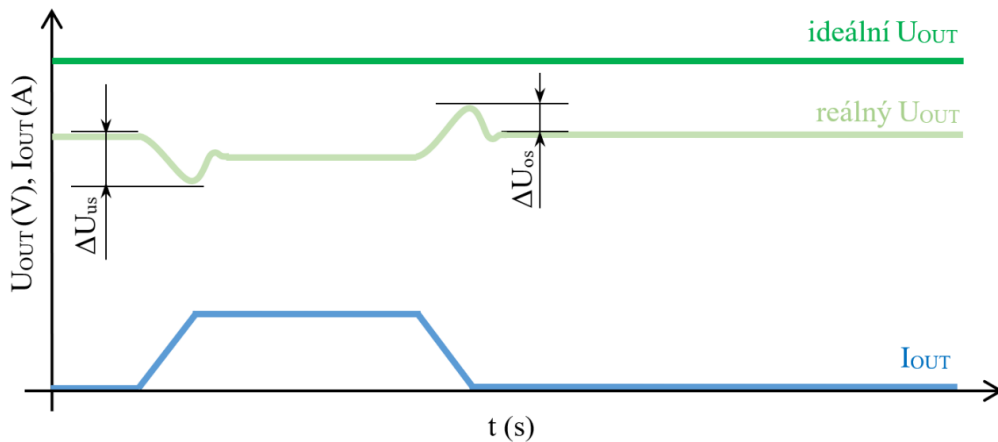
$$DCL = \frac{\tau}{T} \cdot 100 \quad [\%; s, s] \quad (2.1)$$

DCL ... [%] střída vyjádřená v procentech (duty cycle)

τ ... [s] délka pulsu

T ... [s] perioda

Z hlediska výsledků měření se zajímáme o průběh výstupního napětí, tedy o maximální pokles výstupního napětí při náběžné hraně proudového skoku a maximální přesah při hraně sestupné. Reálně se měření se provádí především na náběžné hraně, kdy je tranzistor uvnitř obvodu zavřený. Zkoumá se reakční doba smyčky zpětné vazby, která řídí otevírání tranzistoru. V té době dochází k poklesu výstupního napětí obvodu. Měření na sestupné hraně je pouze doplňkové.



Obr. 4 Ideální a reálný průběh výstupního napětí LDO regulátoru po skokové změně zátěže

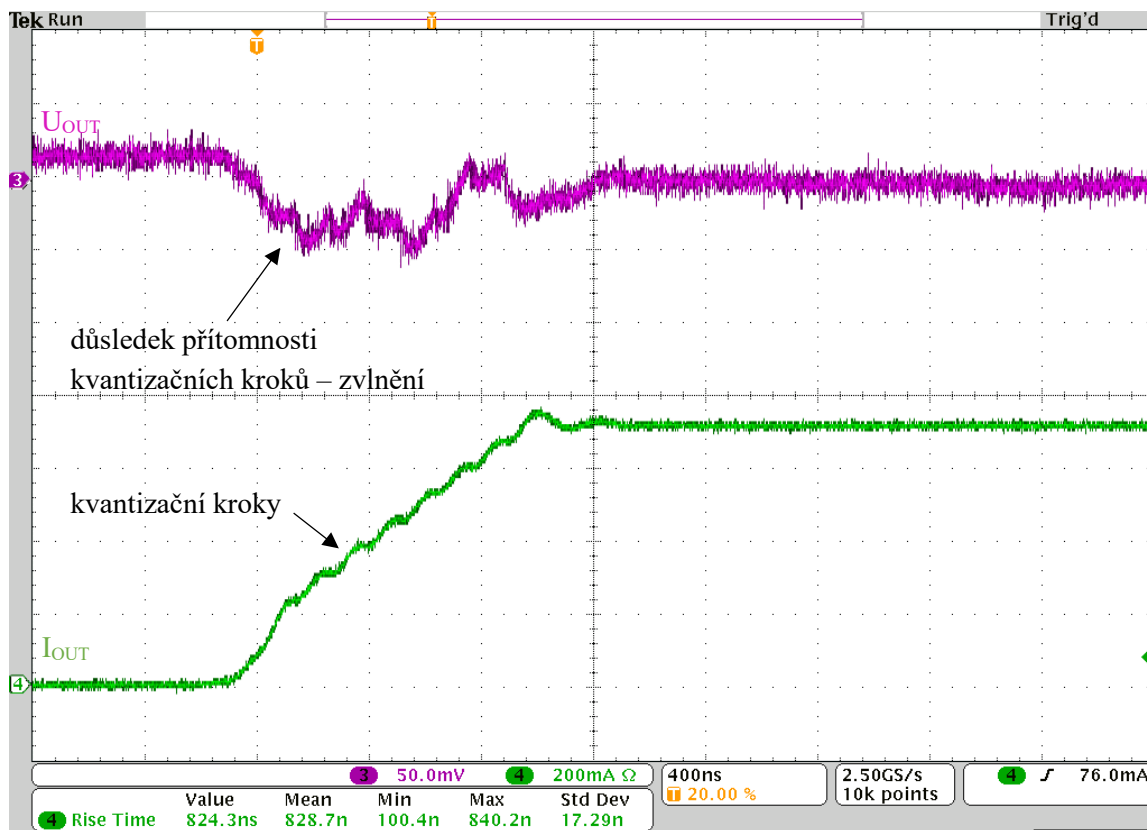
2.3 Současné řešení měření odezvy

Pro měření odezvy výstupního napětí LDO regulátoru je v současné době využívána elektronická zátěž, která je výsledkem diplomové práce Ing. Radka Majera z roku 2013. Tato zátěž, určená především pro měření transientní odezvy zdrojů, má ovšem několik nežádoucích vlastností, které se projevují při měření LDO regulátorů. [3]



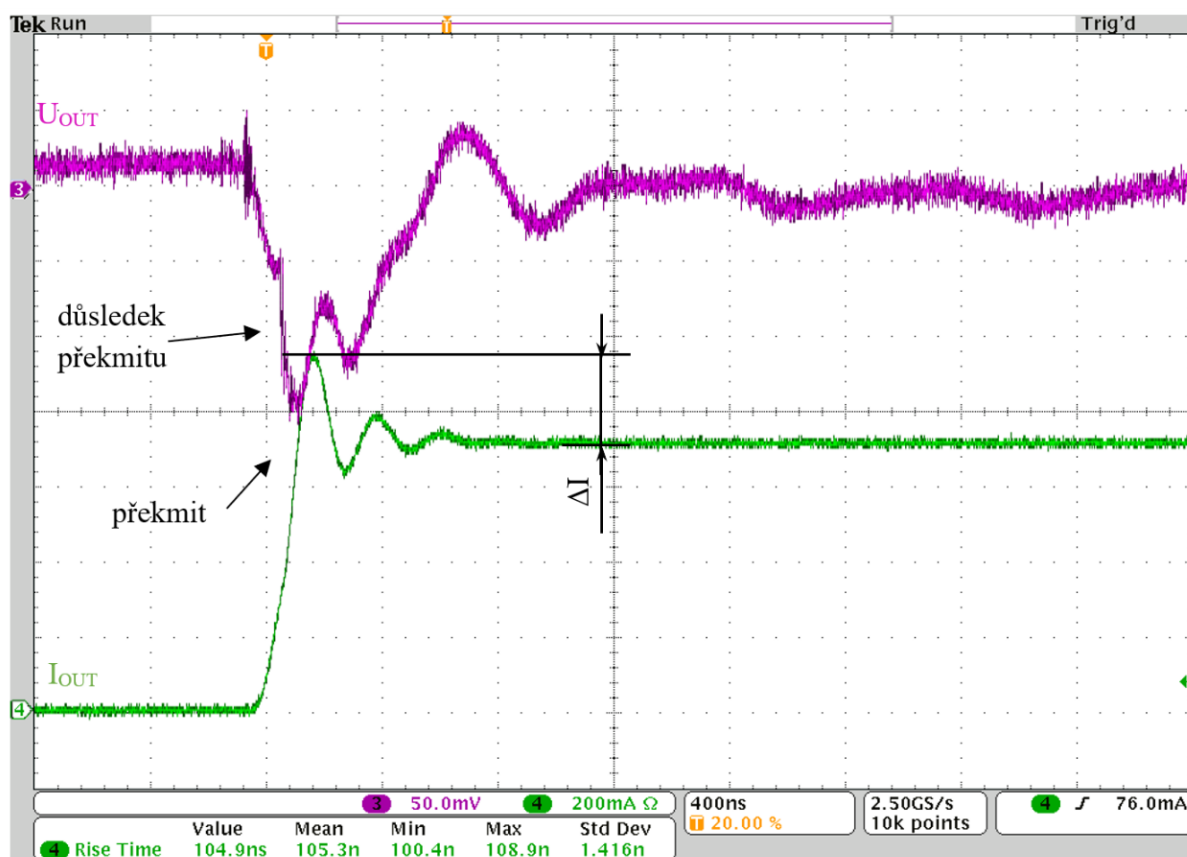
Obr. 5 Elektronická zátěž – diplomová práce Ing. Radka Majera

Elektronická zátěž používá pro vytvoření proudového skoku hradlové pole, které generuje sled čísel putující přímo do D/A převodníku a ten je převede na řídicí napětí pro převodník napětí na proud. Díky přítomnosti převodu digitálního čísla na analogovou veličinu se na průběhu náběžné a sestupné hrany proudového skoku objevují kvantizační kroky, které se přenášejí na zkoumaný průběh výstupního napětí LDO regulátoru, kde vytvářejí zvlnění, viz Obr. 6. [3]



Obr. 6 Průběhy výstupního napětí a proudu zátěží – přítomnost kvantizačních kroků

Další nežádoucí vlastností je překmit, vyskytující se na skokovém průběhu proudu při nastavení minimální možné doby trvání hrany elektronické zátěže.



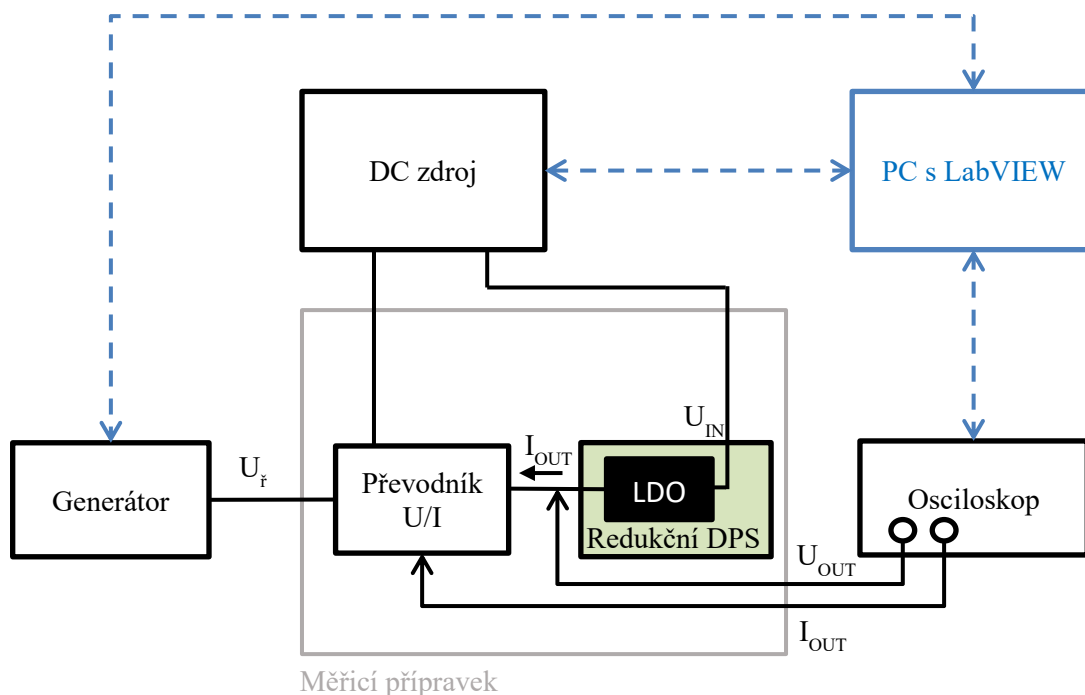
Obr. 7 Průběhy výstupního napětí a proudu zátěží – přítomnost překmitu

Z Obr. 7 lze odečíst velikost překmitu ΔI , který nabývá hodnoty 240 mA. Je-li úroveň proudového skoku 700 mA, pak je překročena o více než 30 %. Tak vysoká míra překmitu způsobuje zkreslení výsledného průběhu výstupního napětí LDO regulátoru. Dále je zřejmé, že ani doba náběžné hrany neodpovídá hodnotě nastavené na elektronické zátěži. Při volbě minimální možné doby trvání hrany 200 ns dosahuje reálná hodnota přibližně 105 ns.

Elektronická zátěž rovněž nedisponuje rozhraním pro ovládání z PC a není ji tak možné zařadit do automatizovaného měřicího systému.

3 Koncept testování LDO regulátoru

Základním konceptem testování je využití generátoru jako zdroje řídicího napětí pulzu přesně definovaných parametrů, který je následně převodníkem U/I podle převodní konstanty převeden na proudový pulz stejného tvaru. Proud je odebírán z připojeného LDO regulátoru. Díky přítomnosti generátoru vybaveného komunikačním rozhraním je možné generovaný průběh nastavit dálkově.



Obr. 8 Blokové schéma testu

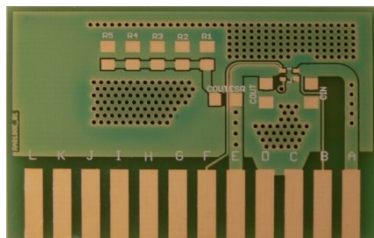
Hlavní částí celého testovacího systému je měřicí přípravek, který se skládá z převodníku U/I a připojené měřicí desky, na níž je umístěn LDO regulátor. Řídicí napětí pro převodník je vytvářeno funkčním generátorem. Napájení přípravku obstarává vícekanálový DC zdroj napětí. Zdroj napájí jak převodník, tak i samotný LDO regulátor. Osciloskopem se přes připojené osciloskopické sondy snímá průběh výstupního napětí a výstupního proudu. Ovládání a řízení přístrojů zabezpečuje připojený PC s aplikací vyvinutou ve vývojovém prostředí LabVIEW.

Požadavky na měřicí systém byly stanoveny aplikačními inženýry rožnovského design centra společnosti ON Semiconductor, kteří jej plánují v budoucnosti využívat.

Celá problematika byla rozdělena do dvou částí. První část definuje mezní parametry a vlastnosti nového řešení přípravku pro měření odezvy LDO regulátoru na rychlou změnu zátěže společně s návrhem a realizací. Druhá se zabývá volbou použitých přístrojů a určuje všechny požadované náležitosti a funkce řídicí aplikace včetně jejího vývoje.

3.1 Měřicí přípravek

Základní úlohou měřicího přípravku je zabezpečení propojení převodníku U/I s přístroji a redukční DPS obsahující měřený LDO regulátor. Redukční DPS má standardizované rozměry a typ konektoru, proto je nutné umístit na desku měřicího přípravku odpovídající protikus.



Obr. 9 Redukční DPS

Požadované vlastnosti měřicího přípravku:

Pro nové řešení měřicího přípravku byl snížen požadavek rozsahu odebírajícího výstupního proudu na 0-1 A z původního 0-10 A (0-20 A), který je k dispozici při použití stávajícího řešení. Pro měření LDO regulátorů není potřeba vyššího rozsahu, jelikož maximální výstupní proud většiny aktuálně vyvíjených obvodů se pohybuje právě do hodnoty 1 A. Snížení požadovaného rozsahu otevírá prostor pro splnění dalších, významnějších požadavků.

Tím nejvýznamnějším je zkrácení doby náběžné a sestupné hrany tak, aby mohly být LDO regulátory dostatečně ověřovány pro použití v příslušných aplikacích. Velký důraz je rovněž kladen na odstranění kvantizačních kroků přítomných ve stávajícím řešení a také na snížení velikosti překmitu při plném rozsahu.

Měřicí přípravek je nutné dimenzovat pro různé hodnoty výstupního napětí LDO regulátoru. Vyžadována je plná podpora pro napěťové verze 3,3 V a 5 V.

Pro zařazení přípravku do měřicího systému je nezbytné mít možnost jej dálkově řídit. Všechny požadované parametry a vlastností jsou shrnuty v Tab. 1.

Tab. 1 Požadované parametry měřicího přípravku

Parametr	Nové řešení – požadavky	Stávající řešení
Proudový rozsah (I_{OUT})	0–1 A	0–10 A, 0–20 A
Doba náběžné hrany (t_r)	<200 ns	200 ns
Doba sestupné hrany (t_f)	<200 ns	200 ns
Průběh proudu	minimální překmit, bez kvantizačních kroků	překmit a kvantizační kroky
Rozsah výstupního napětí LDO (U_{OUT})	3,3 V; 5 V	0–30 V
Řízení	dálkově (LabVIEW)	manuální

3.2 Měřicí přístroje potřebné pro testování LDO regulátoru

Laboratoř firmy disponuje celou řadou měřicích přístrojů a zařízení. Každé měřicí pracoviště je mimo jiné vybaveno osciloskopem, 4-kanálovým zdrojem napětí a generátorem. Nejedná se však vždy o zařízení stejného výrobce a modelu.

3.2.1 Regulovaný zdroj

Požadovaný regulovaný zdroj musí být vybaven alespoň třemi výstupními kanály s úrovní maximálního výstupního napětí alespoň 30 V pro napájení LDO regulátorů s větším rozsahem vstupních napětí. Dále je vyžadována schopnost dodávat proud nejméně 1 A. Zdroj musí být možno dálkově ovládat z počítače, ideálně přes rozhraní Ethernet.

Všechny tyto parametry splňují zdroje Agilent/Keysight s označením N6705, jež jsou standardní výbavou měřicích pracovišť. K dispozici jsou v několika modelech. Agilent N6705A patří mezi nejstarší, jelikož je vyroben ještě před akvizicí firmy Agilent. Výroba tohoto modelu byla ukončena koncem roku 2010. Jediným rozdílem oproti novějším verzím je horší přesnost integrovaného voltmetru a ampérmetru, menší prostor pro záznam dat a nižší frekvence, kterou je přístroj schopen digitalizovat. Žádný z rozdílů nevylučuje tento model pro použití v navrhovaném měřicím systému. Dalším je Keysight N6705B a Keysight N6705C, které se od sebe po technické stránce neliší, snad jen přítomností novějšího firmware. Typ N6705C je doporučenou náhradou za model s označením N6705B. [4]

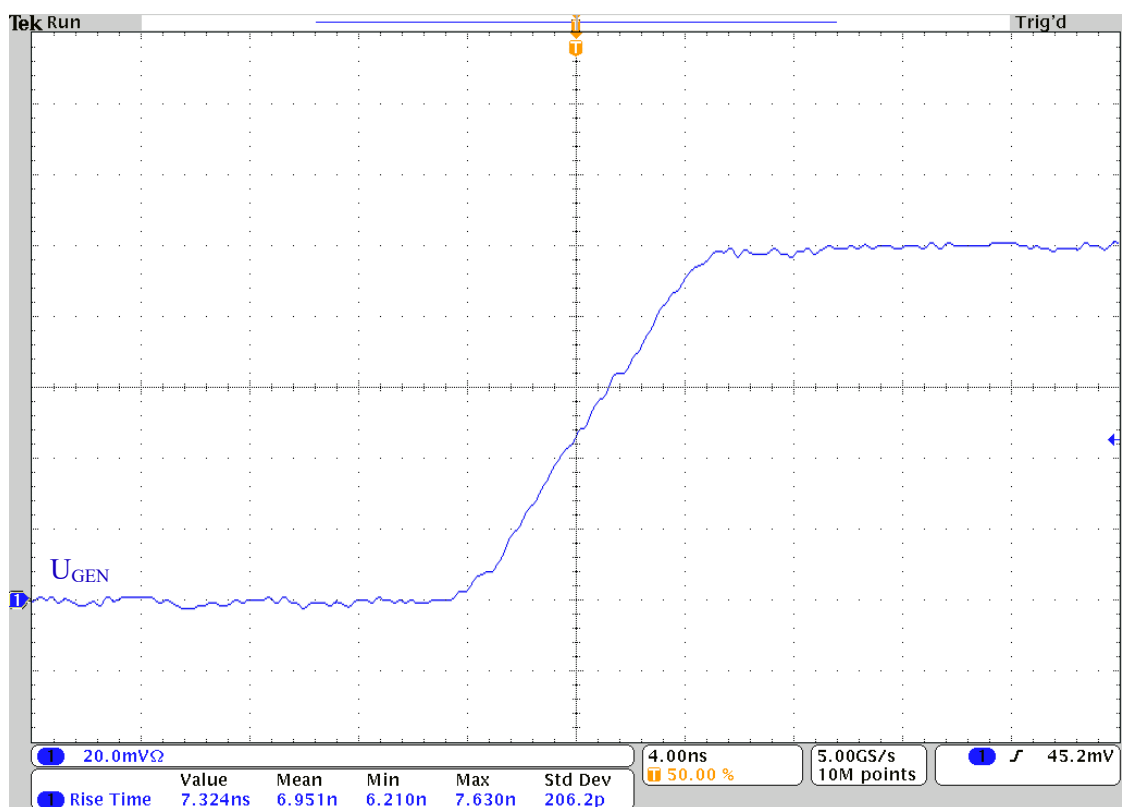


Obr. 10 Regulovaný zdroj Keysight N6705C [4]

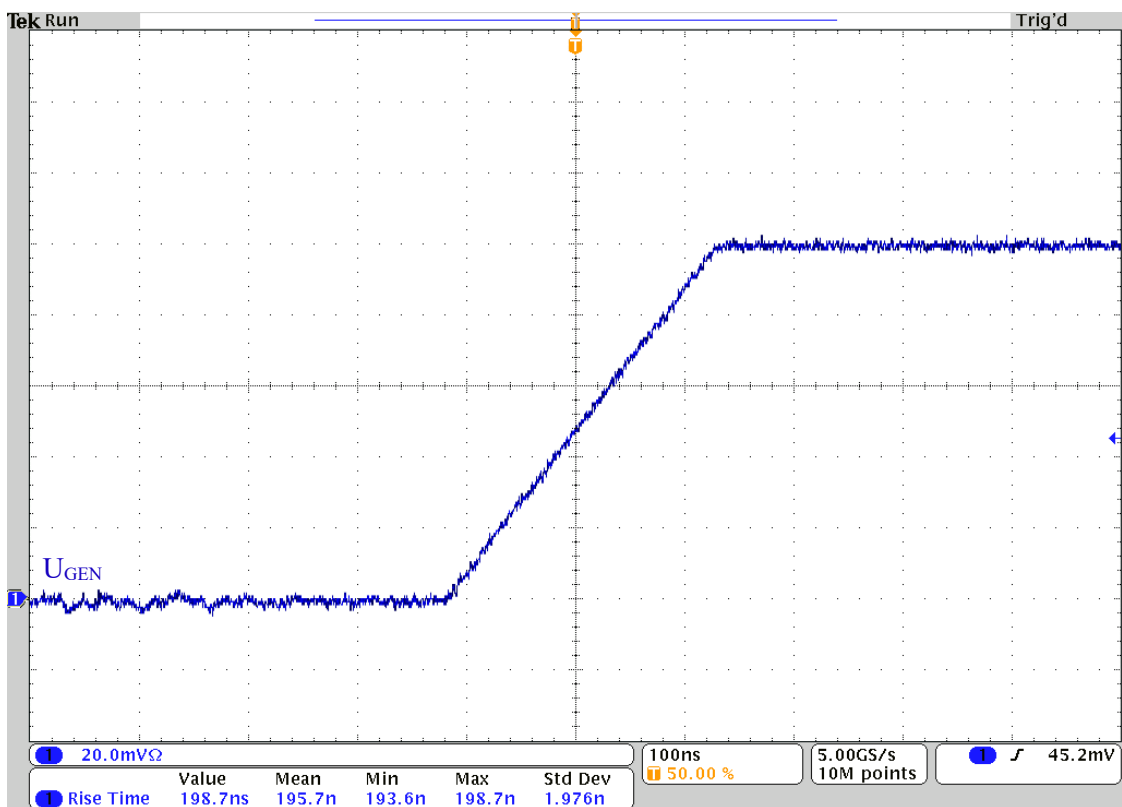
3.2.2 Generátor

Jedním z nejdůležitějších komponent měřicího systému je funkční generátor, protože generuje řídicí napětí, od kterého se poté odvíjí průběh odebíraného proudu. Důraz je kladen na kvalitu, přesnost, a především tvar generovaného pulzu. Na výsledném průběhu se nesmí nacházet překmity ani kvantizační kroky. Generátor musí být schopen vytvořit hrany pulzu menší než 200 ns a větší než 7 ns s amplitudou minimálně 1 V. Doba náběhu hrany 7 ns je hraniční. Mezi jsou technické možnosti proudové sondy, která by rychlejší průběh nedokázala správně interpretovat a nebylo by možné ověřit správnou funkci přípravku, potažmo LDO regulátoru. Dále je potřeba mít možnost nastavení střídy pulzu. Generátor musí být také vybaven schopností dálkového řízení, v ideálním případě přes síť LAN.

Výše uvedené požadavky splňuje generátor Tektronix AFG 3252, jehož minimální doba trvání hrany je 2,5 ns. Rovněž je schopen generovat průběhy s amplitudou až 5 V při 50 Ω výstupní impedanci. Střída pulzu je nastavitelná v rozmezí 0,001 % až 99,999 %. Generovaný průběh neobsahuje překmity ani kvantizační kroky. Průběhy náběžných hran pulzu jsou zobrazeny na Obr. 11 a Obr. 12.



Obr. 11 Průběh náběžné hrany ($t_r = 7$ ns) pulzu generovaného generátorem Tektronix AFG3252



Obr. 12 Průběh náběžné hrany ($t_r = 200$ ns) pulzu generovaného generátorem Tektronix AFG3252

3.2.3 Osciloskop

Požadavky na osciloskop vycházejí z parametrů měřicího přípravku a vlastností generovaného průběhu. Jelikož je osciloskop zařízení, které má výsledky zaznamenávat, musí být také schopen je správně změřit a interpretovat. Jedním z parametrů osciloskopu je šířka pásma, a ta hraje významnou roli především u měření rychlosti hran. Vstupy osciloskopu a osciloskopické sondy mají díky své impedanci vlastní časovou konstantu. Ve výsledku měření je zahrnuta i vlastní doba náběhu osciloskopu, včetně doby náběhu připojených sond. Aby bylo možné alespoň přibližně stanovit, zda je osciloskop schopen změřit pulzní průběhy o hranách 7 ns, provede se výpočet náběžné (spádové) doby zobrazované osciloskopem. [5]

V aplikační laboratoři jsou dostupné 2 typy osciloskopů od firmy Tektronix. Model DPO 4104 disponuje čtyřmi kanály pro analogová měření, šířkou pásma 1 GHz a je vybaven napět'ovými sondami typu P6193A s maximální šířkou pásma 500 MHz. Druhý model DPO 7104 patří do vyšší kategorie nabízených typů osciloskopů, má k dispozici stejný počet kanálů pro analogová měření a totožnou šířku pásma jako předchozí model. K osciloskopu náleží napět'ové sondy typu P6139B s maximální šířkou pásma 500 MHz. Na měřicích pracovištích se také nachází proudové sondy TCP202A s redukcí TPA BNC jejichž šířka pásma je dle specifikace větší než 50 MHz a jsou schopny změřit průběh s hranou kratší než 7 ns.

Výpočet náběžné (spádové) doby zobrazované osciloskopem pro měření napět'ovými sondami: [5]

$$t_n = \sqrt{t_{ns}^2 + t_{no}^2 + t_{nsd}^2} = \sqrt{t_{ns}^2 + \left(\frac{0,35}{f_{BW}}\right)^2 + \left(\frac{0,35}{f_{BW\text{sonda}}}\right)^2} =$$

$$= \sqrt{(7 \cdot 10^{-9})^2 + \left(\frac{0,35}{1 \cdot 10^9}\right)^2 + \left(\frac{0,35}{0,5 \cdot 10^9}\right)^2} = 7,044 \text{ ns}$$

f_{BW} ... [Hz] šířka pásma osciloskopu

$f_{BW\text{sonda}}$... [Hz] šířka pásma napět'ové osciloskopické sondy

t_n ... [s] zobrazovaná doba náběhu

t_{ns} ... [s] skutečná doba náběhu

t_{no} ... [s] doba náběhu osciloskopu

t_{nsd} ... [s] doba náběhu osciloskopické sondy

Výpočet náběžné (spádové) doby zobrazované osciloskopem pro měření proudovou sondou: [5]

$$t_n = \sqrt{t_{ns}^2 + t_{no}^2 + t_{nsd}^2} = \sqrt{t_{ns}^2 + \left(\frac{0,35}{f_{BW}}\right)^2 + \left(\frac{0,35}{f_{BW\text{sonda}}}\right)^2} =$$

$$= \sqrt{(7 \cdot 10^{-9})^2 + \left(\frac{0,35}{1 \cdot 10^9}\right)^2 + \left(\frac{0,35}{50 \cdot 10^6}\right)^2} = 9,906 \text{ ns}$$

f_{BW} ... [Hz] šířka pásma osciloskopu

$f_{BW\text{sonda}}$... [Hz] šířka pásma proudové osciloskopické sondy

t_n ... [s] zobrazovaná doba náběhu

t_{ns} ... [s] skutečná doba náběhu

t_{ns} ... [s] skutečná doba náběhu

t_{nsd} ... [s] doba náběhu osciloskopické sondy

Oba osciloskopy jsou vyhovující, protože šířka pásma jejich napěťových sond společně šířkou pásma osciloskopu dokážou zobrazit měřený pulzní průběh se zanedbatelnou chybou. Při použití proudové sondy může docházet k mírnému zkreslení, kdy doba trvání hrany 7 ns je zobrazována jako hrana trvající 9,906 ns. Reálně může být chyba při použití proudové sondy menší, jelikož je ve specifikaci uvedena šířka pásma větší než 50 MHz.

3.2.4 Řízení měřicích přístrojů

Důležitou součástí měřicího systému je vytvoření uživatelsky přívětivé řídicí aplikace, která usnadní a zrychlí ovládání měřicích přístrojů a ukládání naměřených dat. Pro vývoj aplikace je možné využít vývojového prostředí LabVIEW, jehož licenci firma disponuje. Nutností je však kompatibilita s verzí LabVIEW 2014.

Aplikace musí být především přehledná a snadno ovladatelná, kdy pouze v několika krocích proběhne nastavení přístrojů společně se získáním dat. Je nezbytné do programu zakomponovat možnost úpravy nastavení osciloskopu, který se využívá pro měření průběhů. Důvodem je neexistující firemní standard, který by definoval, jak má výsledný oscilogram vypadat. Každý uživatel (aplikační inženýr) je tedy zvyklý nastavit si osciloskop dle svého uvážení.

Pro ovládání zvolených přístrojů je možné využít firemní síť, do které jsou zapojeny i všechny počítače v laboratoři buď přes Ethernet nebo pomocí bezdrátového Wi-Fi připojení. Každý přístroj má po zakoupení a umístění do laboratoře přidělenou svoji jedinečnou IP adresu, pokud touto funkcionalitou disponuje.

Požadavky pro aplikaci:

Základní vlastnosti:

- inicializace přístrojů
- inicializace nastavení přístrojů ze souboru
- možnost použití více typů přístrojů dostupných v laboratoři
- umožnění zásahu uživatele do procesu měření
- snadné doplnění dalších funkcí

Požadované funkce:

- kontrola dodržení nastavených limitů
- volba zapojení kanálů jednotlivých přístrojů
- vícenásobné měření
- opakované měření
- možnost nastavení vlastní cesty pro ukládání souborů
- ukládání naměřených dat do programu Microsoft Excel
- ukládání naměřených dat do .CSV souboru
- ukládání oscilogramů v obrazovém formátu

4 Návrh měřicího přípravku

Základním úkolem měřicího přípravku je propojení převodníku U/I s měřicími přístroji a redukční DPS pomocí příslušných konektorů. Hlavním cílem návrhu je konstrukce převodníku tak, aby byly splněny všechny zadané požadavky, vlastnosti a parametry.

4.1 Základní obvodová zapojení

Nejjednodušší realizace převodníku U/I je za použití Ohmova zákona, kdy přivedením napětí na rezistor vyvoláme průtok proudu odpovídající konstantě, kterou je převrácená hodnota odporu rezistoru.

$$I = \frac{1}{R} \cdot U \quad [A; \Omega, V] \quad (4.1)$$

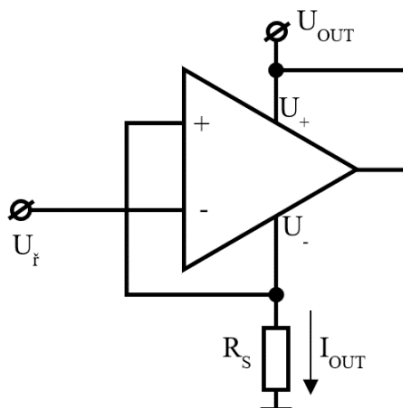
I ... [A] proud

R ... [Ω] odpor

U ... [V] napětí

Pro měření odezvy LDO regulátorů na rychlou změnu zátěže je potřeba z jeho výstupu odebírat přesně stanovený průběh proudu pulzního charakteru, který je definován externí veličinou (nastavením). Velikost ani tvar protékajícího proudu nezávisí na hodnotě výstupního napětí LDO regulátoru.

K těmto účelům slouží obvodové zapojení nazývané řízená proudová nora. Proudová nora může být zkonstruována několika způsoby. Sestavením z diskrétních součástek docílíme vytvoření rychlých hran signálu a přesného impedančního přizpůsobení přípravku k okolním zařízením. Naopak zde hrozí teplotní nestabilita výsledného zapojení, jelikož se se změnou teploty mění velikost napětí U_{BE} tranzistorů. Důsledkem by bylo nedodržení převodní konstanty a neopakovatelnost měření. Bylo by nutné zahrnout složité teplotní kompenzace. Návrh tohoto typu proudové nory je časově velice náročný. Další možností je využít operační zesilovač jako prvek, který reguluje protékající proud přes napájecí svorky. [6]



Obr. 13 Základní schéma zapojení proudové nory s regulací proudu přes napájecí svorky OZ

Vztah pro výpočet velikosti výstupního proudu:

$$I_{OUT} = \frac{1}{R_S} \cdot U_f \quad [A; \Omega, V] \quad (4.2)$$

$I_{OUT} \dots [A]$ výstupní proud

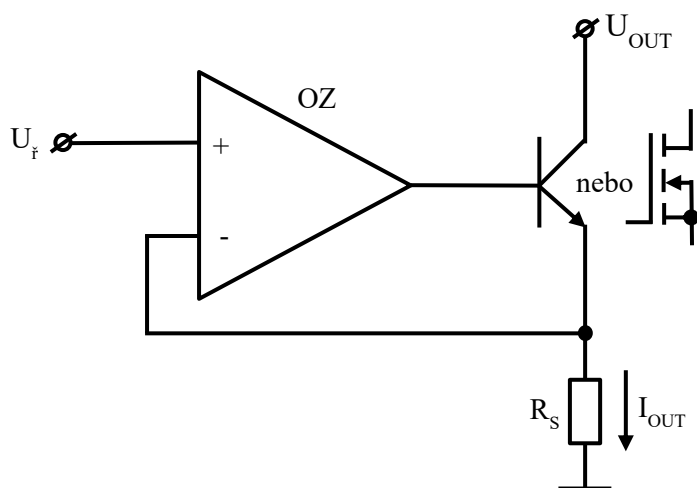
$R_S \dots [\Omega]$ odpor snímacího rezistoru

$U_f \dots [V]$ řídicí napětí

Zapojení z Obr. 13 vyžaduje použití operačního zesilovače s nízkou vlastní spotřebou, která určuje chybu ve výsledné velikosti odebíraného proudu. Pro generování pulzních proudů o amplitudě 1 A, musí být operační zesilovač uzpůsoben tak, aby takové množství proudu dokázal pojmout. Musí být i dostatečně rychlý, aby toho byl schopen v požadovaném čase 7 ns. Na trhu se žádný rychlý operační zesilovač s vysokou proudovou schopností bohužel nenachází. Použití proudové nory s regulací proudu přes napájecí svorky OZ se nyní vyplatí pouze pro nízké úrovně maximálního požadovaného proudu, kde navíc bude možné vytvářet velmi strmé proudové pulzy.

Následující zapojení proudové nory využívá operačního zesilovače jako řídicí prvek, ovládajícího úroveň otevření tranzistoru, kterým protéká proud. Ten na snímacím odporu R_S vyvolá úbytek napětí. Operační zesilovač otevře tranzistor do takové míry, aby byl rozdíl napětí na obou vstupech roven nule. Maximum proudu I_{OUT} je dáno vlastnostmi zvoleného tranzistoru. Minimální dobu trvání hran určují jak parametry operačního zesilovače, tak vybraného tranzistoru. [7]

Vzorec pro výpočet výstupního proudu je stejný jako v předchozím případě. Zapojení z Obr. 14 je vhodné pro použití v diplomové práci.



Obr. 14 Základní schéma zapojení proudové nory s regulací proudu pomocí tranzistoru

4.2 Příprava prototypu měřicího přípravku

Pro měřicí přípravek vycházíme ze základního zapojení proudové nory s regulací proudu pomocí tranzistoru. Jednotlivé prvky obvodu musíme dimenzovat a navrhnout s ohledem na požadovanou rychlost.

Nejprve je třeba vyhledat vhodný operační zesilovač. Kvůli zpracování rychlých náběžných a sestupných hran pulzního signálu musí disponovat vysokou hodnotu šířky přenášeného pásma, a to jak pro nízké hodnoty zesílení ($G = 1 \text{ V/V}$), tak pro hodnoty vyšší ($G > 1 \text{ V/V}$). Musí rovněž disponovat dostatečnou hodnotou strmosti (Slew rate) a také proudovou schopností. Nezbytná je dostupnost SPICE modelu. Operační zesilovače s napěťovou zpětnou vazbou jsou nejpoužívanějším typem operačního zesilovače. Mají vysokou stejnosměrnou přesnost a obecně i dobrou stabilitu. Připojením kapacity paralelně ke zpětnovazebním prvkům dojde ke zlepšení stability. Omezené jsou jejich dynamické vlastnosti, protože mezní frekvence je závislá na zesílení. Čím je nastavené zesílení větší, tím menší je mezní frekvence a šířka pásma.

V 90. letech minulého století započala snaha o překonání těchto omezení pomocí proudové zpětné vazby. Konstrukce operačního zesilovače s proudovou zpětnou vazbou se podstatně liší a rovněž teorie jejich fungování jsou odlišné. Tím, že hodnota mezní frekvence nezávisí na zesílení a také díky vyšší rychlosti přeběhu, se tyto operační zesilovače hodí pro použití v pulzních a širokopásmových aplikacích. Jejich stejnosměrné vlastnosti jsou však horší a připojením kapacity do zpětné vazby nebo na výstup se stávají nestabilními. Příčinou je zavedení fázového posuvu. [8]

Byly vybrány následující operační zesilovače, viz Tab. 2:

Tab. 2 Výběr operačních zesilovačů

Název	Typ	I_{out} (mA)	Doba ustálení (ns)	Strmost (V/ μ s)	Doba náběhu (ps)	Šířka pásma pro velká zesílení (MHz)	Šířka pásma pro malá zesílení (MHz)
AD8009ARZ	CFA	175	10	5500	545	320	440
OPA695IDGKT	CFA	120	10	2900	1000	-	450
ADA4857-1YRZ	VFA	50	15	2800	-	-	600
OPA659IDBVT	VFA	70	8	2550	1300	55	575

Dále je potřeba vybrat tranzistor, přes který bude protékat proud. Zde jsou dvě základní možnosti, a to tranzistor bipolární, který je řízen proudem báze a dále tranzistor unipolární, jenž je řízen napětím hradla. Při výběru je nutné dbát na to, aby všechny kapacity ve vnitřní struktuře tranzistoru měly co možná nejmenší hodnotu. Na nabíjení a vybíjení těchto kapacit závisí celková rychlost a stabilita proudové nory. Nesmí se rovněž zapomenout na hodnotu prahového napětí unipolárního tranzistoru nebo napětí U_{BE} u bipolárního tranzistoru. Operační zesilovač musí být schopen tohoto napětí na svém výstupu dosáhnout.

Tab. 3 Výběr bipolárních tranzistorů

Název	CPH3209-TL-E	CPH3215-TL-H	NSS20101JT1G
I_C (A)	3	1,5	1
P_D (W)	0,9	0,9	0,3
h_{FE} (-)	200–560	200–560	100–500
f_T (MHz)	450	500	350
C_{ib} (pF)	-	-	40
C_{ob} (pF)	20	8	6
$U_{BE(sat)}$ (V)	0,83 - 1,2	0,85 - 1,2	1,1

Tab. 4 Výběr unipolárních tranzistorů – část první

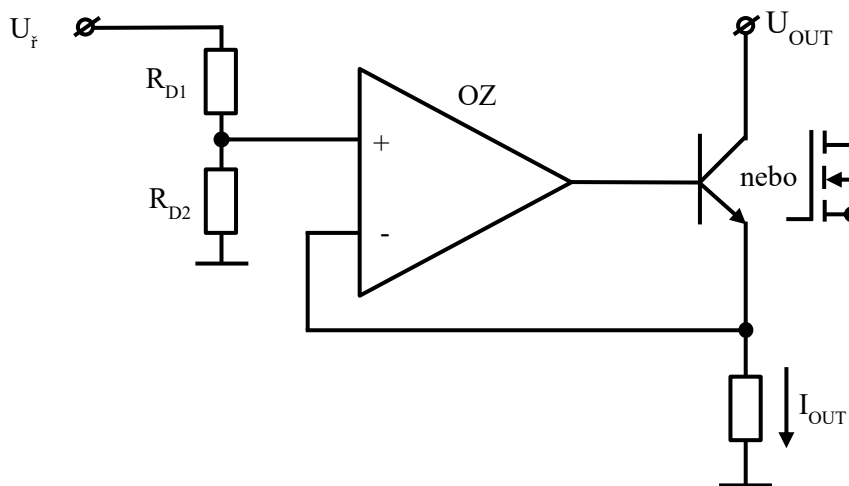
Název	NTJS4405NT1G	NTD14N03RT4G	MCH3481
I_D (A)	1	3,1	2
P_D (W)	0,63	1,56	0,8
$R_{DS(on)}$ (m Ω)	350	130	104
$U_{GS(th)}$ (V)	1,5	2	0,9
$t_{d(ON)}$ (ns)	12	3,8	6,6
t_r (ns)	8	27	27
$t_{d(OFF)}$ (ns)	35	9,6	28
t_f (ns)	60	2	19
C_{ISS} (pF)	49	115	175
C_{OSS} (pF)	22,4	62	30
C_{RSS} (pF)	8	33	25

Tab. 5 Výběr unipolárních tranzistorů – část druhá

Název	BSL296SN	BSS316NH6327	BSS606NH6327XTSA1
I_D (A)	1,4	1,4	3,2
P_D (W)	2	0,5	1
$R_{DS(on)}$ (m Ω)	560	280	90
$U_{GS(th)}$ (V)	1,8	2	2,3
$t_{d(ON)}$ (ns)	5,6	3,4	5,6
t_r (ns)	4,5	2,3	2,6
$t_{d(OFF)}$ (ns)	25,65	5,8	13
t_f (ns)	8,1	1	2,1
C_{ISS} (pF)	114,8	71	494
C_{OSS} (pF)	19,7	26	131
C_{RSS} (pF)	9,8	5	10,2

Dále je třeba určit velikost snímacího rezistoru R_s a převodní konstantu. Po dohodě se zadavatelem byla stanovena hodnota snímacího rezistoru na $0,2 \Omega$ a převodní konstanta $1 \text{ V} = 1 \text{ A}$. Tedy přivedením řídicího napětí o velikosti 1 V bude protékat proudovou nory proud nabývající hodnoty 1 A .

Z výše uvedeného převodu vyplývá nutnost připojení napět'ového děliče na neinvertující vstup operačního zesilovače. Dělič je nezbytné přizpůsobit výstupní impedanci generátoru (50Ω), protože průběh jeho výstupního napětí je zároveň řídicím napětím proudové nory.



Obr. 15 Základní schéma zapojení proudové nory s regulací proudu pomocí tranzistoru doplněné o vstupní dělič napětí

Výpočet hodnot rezistorů napět'ového děliče, viz Obr. 15:

$$R_{D1} + R_{D2} = 50 \Omega \quad (4.3)$$

$$U_{R_{D2}} = 0,2 \text{ V} \quad (4.4)$$

$$U_{R_{D1}+R_{D2}} = 1 \text{ V} \quad (4.5)$$

$$U_{R_{D2}} = (U_{R_{D1}+R_{D2}}) \cdot \frac{R_{D2}}{R_{D1} + R_{D2}} \quad [\Omega; \Omega, \text{ V}] \quad (4.6)$$

$$R_{D2} = \frac{(R_{D1} + R_{D2}) \cdot U_{R_{D2}}}{U_{R_{D1}+R_{D2}}} = \frac{50 \cdot 0,2}{1} = 10 \Omega \quad (4.7)$$

$$R_{D1} = 50 \Omega - R_{D2} = 50 - 10 = 40 \Omega \quad (4.8)$$

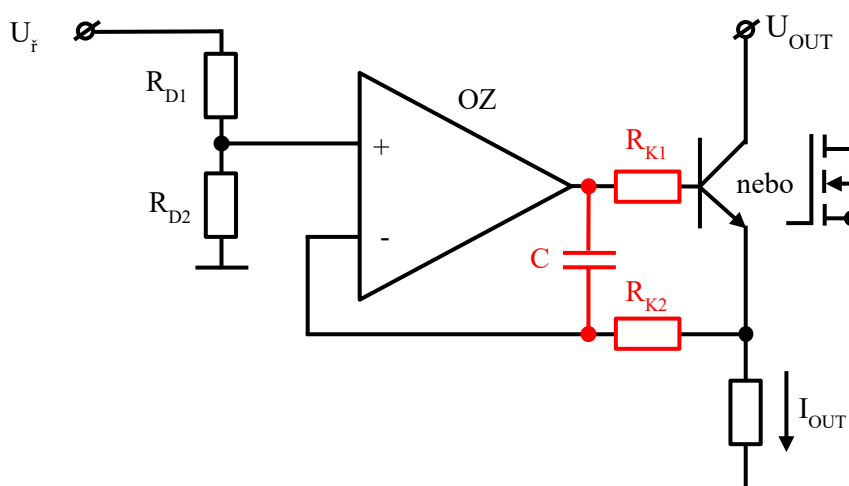
$R_{D1} \dots [\Omega]$ odpor v děliči č. 1

$R_{D2} \dots [\Omega]$ odpor v děliči č. 2

$U_{R_{D2}} \dots [\text{V}]$ vstupní napětí OZ

$U_{R_{D1}} \dots [\text{V}]$ napětí na rezistoru R_{D1}

Realizace schématu podle Obr. 16 s vybranými prvky obvodu nemusí být hned po zapojení stabilní. Vzájemným působením prvků a jejich vlastností mohou vznikat nežádoucí překlmy nebo v horším případě oscilace. V tomto případě je možným řešením kompenzace zapojení. Může nastat situace, kdy kombinace určitého typu operačního zesilovače a tranzistoru způsobí oscilace bez možnosti jakékoli kompenzace. [9]



Obr. 16 Základní schéma zapojení proudové nory s regulací proudu pomocí tranzistoru doplněné o jednoduchou kompenzaci – červeně

Výroba DPS pro každou možnou kombinaci zapojení vybraných součástek by byla příliš nákladná a testování časově náročné. Musí se proto provést výběr nejlepší varianty. K tomu slouží simulační nástroje, které pracují s modely součástek a dokážou matematicky vypočítat výsledné průběhy. Simulace a následná ověřovací měření jsou prováděny pouze na náběžné hraně proudového pulzu. Důvody jsou zmíněny v kapitole 2.2.

4.3 Simulace zapojení

Simulace je činnost, kdy analýzou modelu se pokoušíme o získání co nejvěrnějšího obrazu chování originálu za přesně stanovených podmínek. Příkladem je zkoumání vlivu kolísání teploty v mezích od 0 °C do 100 °C na proud protékající zvoleným tranzistorem.

Analýza je jednorázová činnost, kdy se zkoumáním modelu pokoušíme zjistit určitou vlastnost originálu, například výpočet klidového stejnosměrného proudu odebraného z napájecího zdroje tranzistorového zesilovače.

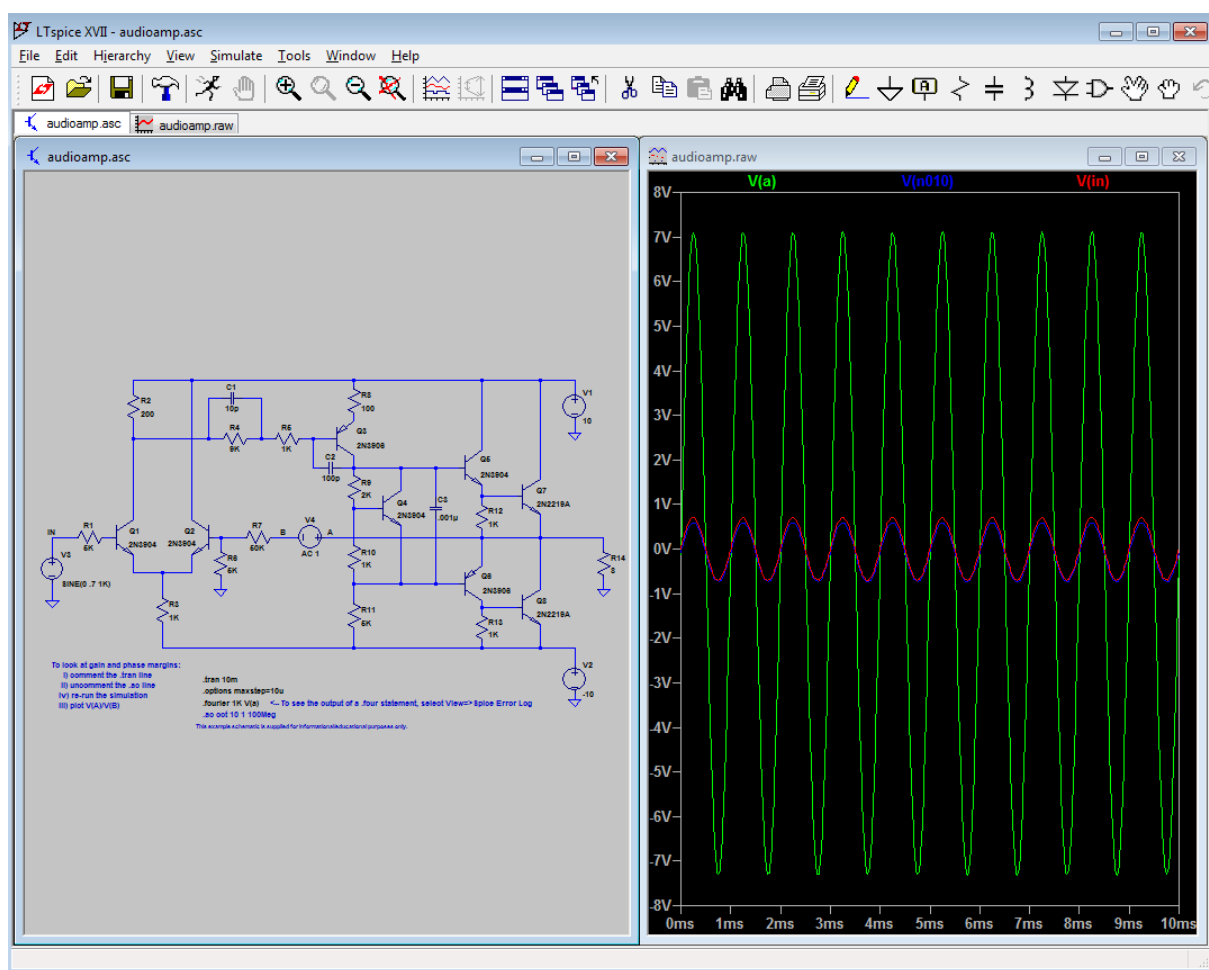
V dnešní době je simulace a analýza výsledných zapojení nezbytnou součástí při návrhu elektronických zařízení, součástek či integrovaných obvodů. Dříve nebylo pro simulaci dostatek výpočetního výkonu, doba trvání jednoduché simulace se pohybovala v řádech dnů či týdnů a ani modely součástek nebyly přesně charakterizovány. S postupným vývojem techniky se simulace výrazně zlepšila, a především zrychlila natolik, že výsledky téměř odpovídající realitě jsme schopni obdržet za méně než den. Záleží na kvalitě modelů a míře zahrnutí parazitních vlastností a jevů. I přes stále lepší

modely je nezbytné finální verze výrobků a zařízení ověřit a testovat z důvodu vzniklých jevů, které simulace neodhalí.

4.3.1 Program pro simulaci obvodů – LTSpice

LTSpice je volně šiřitelný počítačový program implementující SPICE simulátor elektronických obvodů. Je vyvíjen společností Linear Technology (LTC). Firma Linear Technology je nyní součástí společnosti Analog Devices. [10]

LTSpice poskytuje editor schémat společně se zobrazováním průběhů základních obvodových veličin v simulovaném zapojení, viz Obr. 17. Program obsahuje knihovny se SPICE modely většiny produktů firmy LTC a také spoustu modelů součástek od konkurenčních výrobců. [10]



Obr. 17 Editor schématu a simulace v programu LTSpice

Editor schémat umožňuje vytvořit libovolně složité schéma s neomezeným počtem uzlů. Navíc lze importovat i tzv. modely třetích stran neboli modely vytvořené ostatními výrobci polovodičových součástek, které odpovídají standardu SPICE.

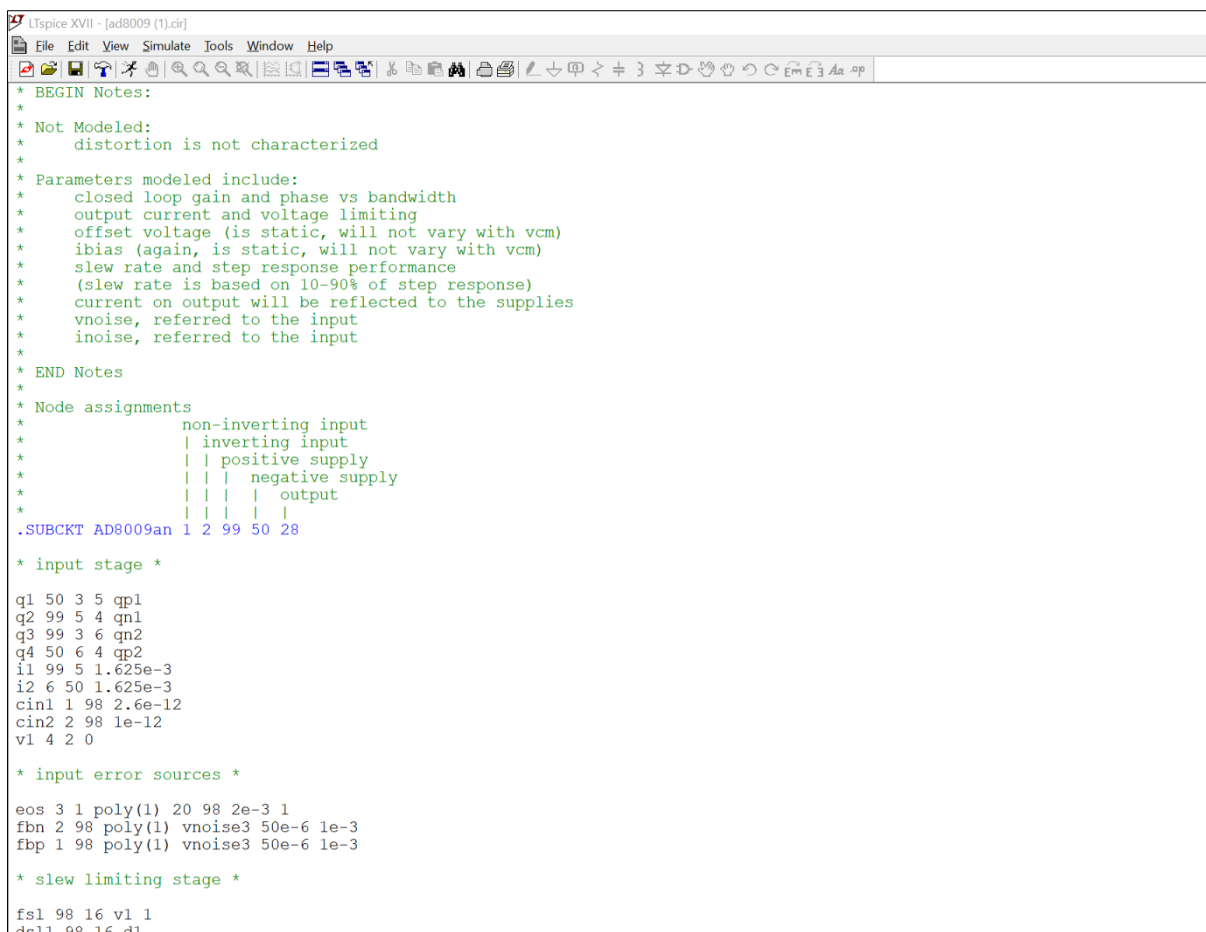
4.3.2 Modely součástek

Nezbytnou součástí každého simulačního programu je soubor modelů, díky nimž je možné simulace provádět. Modely základních součástek obsahují několik desítek parametrů, které zahrnují chování a vlastnosti vnitřní struktury. Modelováním se ve firmách vyrábějící diskrétní součástky a integrované obvody zabývají celé skupiny lidí.

Modely se dělí do několika úrovní. Nejnižší úroveň je možné použít pro jednoduché simulační úlohy, kde se zjišťují zejména stejnosměrné poměry v obvodu. Rychlost simulace je v tomto případě vysoká. Vyšší úrovně modelů zahrnují také frekvenční a teplotní závislosti obvodu a kladou velké nároky na výpočetní výkon.

4.3.3 Import modelu do LTSpice

Pokud se v nabídce dostupných modelů nenachází požadovaná součástka a je-li k dispozici její model například na stránkách výrobce ve formátu .CIR, je možné provést import tohoto modelu do programu.



```
* BEGIN Notes:
*
* Not Modeled:
*   distortion is not characterized
*
* Parameters modeled include:
*   closed loop gain and phase vs bandwidth
*   output current and voltage limiting
*   offset voltage (is static, will not vary with vcm)
*   ibias (again, is static, will not vary with vcm)
*   slew rate and step response performance
*   (slew rate is based on 10-90% of step response)
*   current on output will be reflected to the supplies
*   vnoise, referred to the input
*   inoise, referred to the input
*
* END Notes
*
* Node assignments
*   non-inverting input
*   | inverting input
*   | | positive supply
*   | | | negative supply
*   | | | output
*   | | | |
*   | | | |
* .SUBCKT AD8009an 1 2 99 50 28
*
* input stage *
q1 50 3 5 qp1
q2 99 5 4 qn1
q3 99 3 6 qn2
q4 50 6 4 qp2
i1 99 5 1.625e-3
i2 6 50 1.625e-3
cin1 1 98 2.6e-12
cin2 2 98 1e-12
v1 4 2 0
*
* input error sources *
eos 3 1 poly(1) 20 98 2e-3 1
fbn 2 98 poly(1) vnoise3 50e-6 1e-3
fbp 1 98 poly(1) vnoise3 50e-6 1e-3
*
* slew limiting stage *
fsl 98 16 v1 1
dsl 98 16 d1
```

Obr. 18 Ukázka textové specifikace modelu operačního zesilovače

Import je velice jednoduchý. Nejprve se v programu otevře stažený soubor obsahující model požadované součástky. Poté se nalezením direktivy .SUBCKT a stiskem pravého tlačítka myši umožní

vytvoření symbolu. Program sám tento symbol vygeneruje společně s vytvořením uzlů, které by měly odpovídat dostupným pinům na reálném obvodu. U složitějších typů modelů jsou vygenerovány také uzly pro zahrnutí teplotních vlivů. Model obvodu je nyní obsažen v knihovně programu a je možné jej použít v kterékoli simulaci. [11]

4.3.4 Nastavení simulace

LTspice umožňuje šest různých druhů analýz elektrických obvodů:

- analýzu pracovního bodu
- DC analýzu
- výpočet stejnosměrné přenosové funkce
- AC analýzu
- šumovou analýzu
- analýzu přechodných dějů

Pro účely výběru součástek využijeme analýzu přechodných dějů (TRAN). Je to nejobecnější způsob analýzy elektrických obvodů. Analýza probíhá od času $t = 0$ do času $t = t_{stop}$. Lze nastavit počáteční dobu pro ukládání výsledných průběhů, čas ukončení simulace, krok výpočtu a mnoho dalších parametrů. Dále využijeme opakování (STEP) zvolené analýzy za současné změny parametru v obvodu. [12]

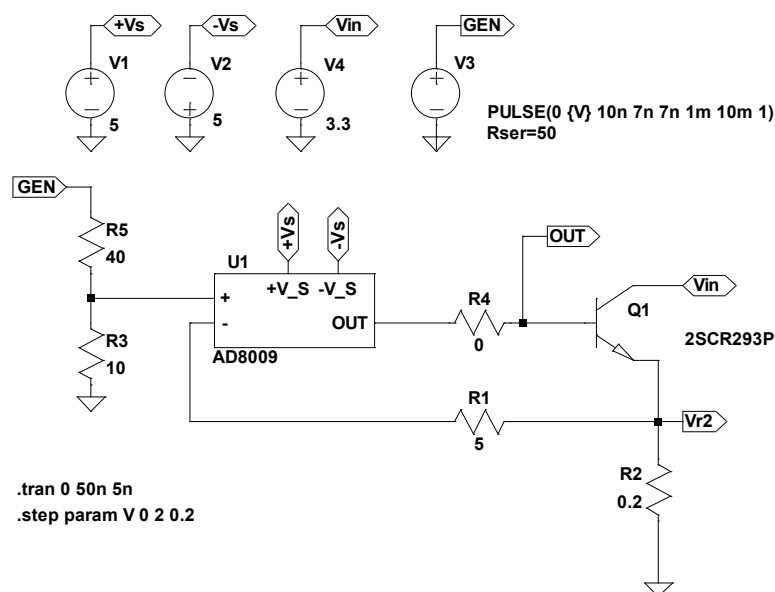
4.3.5 Výsledky simulací

Pro simulaci vycházíme z Obr. 16. Nejprve se provede import všech dostupných modelů a následně se změnou parametrů kompenzačních prvků docílí co možná nejlepší průběh výstupního proudu, kdy překmit nepřesáhne hodnotu 5 % a doba trvání hran bude odpovídat hodnotám řídicího napětíového pulzu.

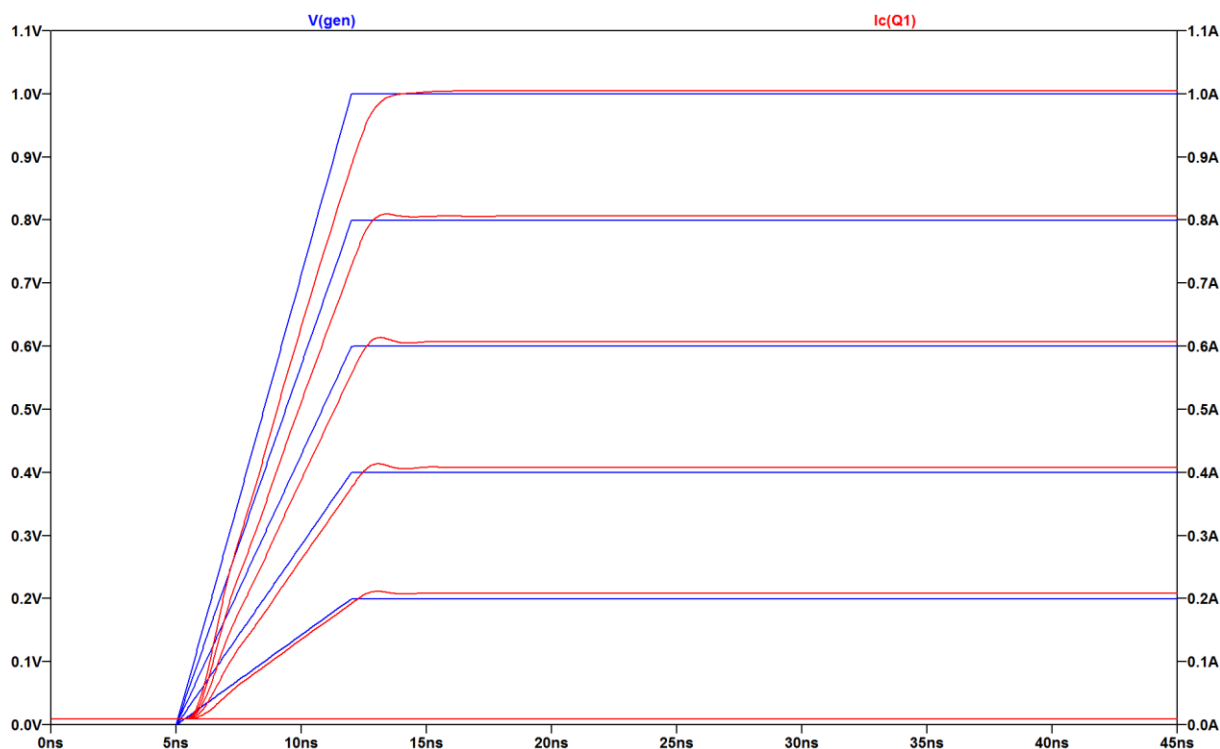
Bohužel ani jeden z vybraných bipolárních tranzistorů nedisponuje modelem od výrobce, pro účely simulace jej nahradíme modelem tranzistoru 2SCR293P, který má podobné parametry, ale již se nevyrábí. Stále je obsažen v knihovně programu.

Simulování všech dostupných kombinací operačního zesilovače a tranzistoru by bylo příliš časově náročné, a proto se za pomoci simulací vybere pouze operační zesilovač a druh tranzistoru (bipolární nebo unipolární). Zástupcem unipolárních tranzistorů pro simulaci je NTJS4405NT1G, protože hodnoty jeho vnitřních kapacit jsou nejnižší. Tyto parametry určují rychlost sepnutí tranzistoru. Čím nižší hodnota, tím rychlejší sepnutí. Finální výběr tranzistoru se provede měřením na realizované prototypové desce.

Ze zadání vyplývá podpora nejnižší napětíové varianty 3,3 V. Pro potřeby simulace se k proudové noře připojí zdroj napětí o této hodnotě výstupního napětí. V simulacích nejsou zahrnuty parazitní vlastnosti vytvořené DPS, protože je není možné charakterizovat.



Obr. 19 Simulační schéma proudové nory – operační zesilovač AD8009 s bipolárním tranzistorem



Obr. 20 Průběh řídicího napětí generátoru – **modře** a výstupního proudu proudové nory – **červeně** s operačním zesilovačem AD8009 a bipolárním tranzistorem

Výsledky průběhů simulací jednoznačně ukazují, že nejvhodnější je použití operačního zesilovače AD8009 s bipolárním tranzistorem, jehož průběhy jsou zobrazeny na Obr. 20. Při náběžné hraně je výsledný překmit menší než 5 % a průběh proudu nejlépe kopíruje průběh řídicího napětí.

Chyba ve velikosti úrovně proudu I_L a I_H , způsobená vlivem proudu báze a vlastnostmi operačního zesilovače s proudovou zpětnou vazbou, byla po konzultaci se zadavatelem stanovena jako zanedbatelná. Výsledné průběhy a schémata ostatních simulací se nachází v přílohách.

4.4 Návrh prototypu měřicího přípravku a jeho testování

Při návrhu se vychází ze základního zapojení proudové nory zobrazené na Obr. 16 a výsledků simulací za použití operačního zesilovače AD8008ARZ a bipolárního tranzistoru. Výsledné schéma prototypové desky měřicího přípravku je zobrazeno na Obr. 21. Po diskuzi se zadavatelem byly do návrhu zakomponovány nejen prvky jednoduché kompenzace, ale také složitější kompenzační prvky a další možná vylepšení pro budoucí vývoj.

Řídicí napětí je přiváděno do obvodu proudové nory za pomoci BNC konektoru. K děliči řídicího napětí tvořeného rezistory R_1 a R_2 jsou paralelně připojeny kondenzátory C_1 a C_2 , které vytvářejí frekvenčně závislý dělič napětí.

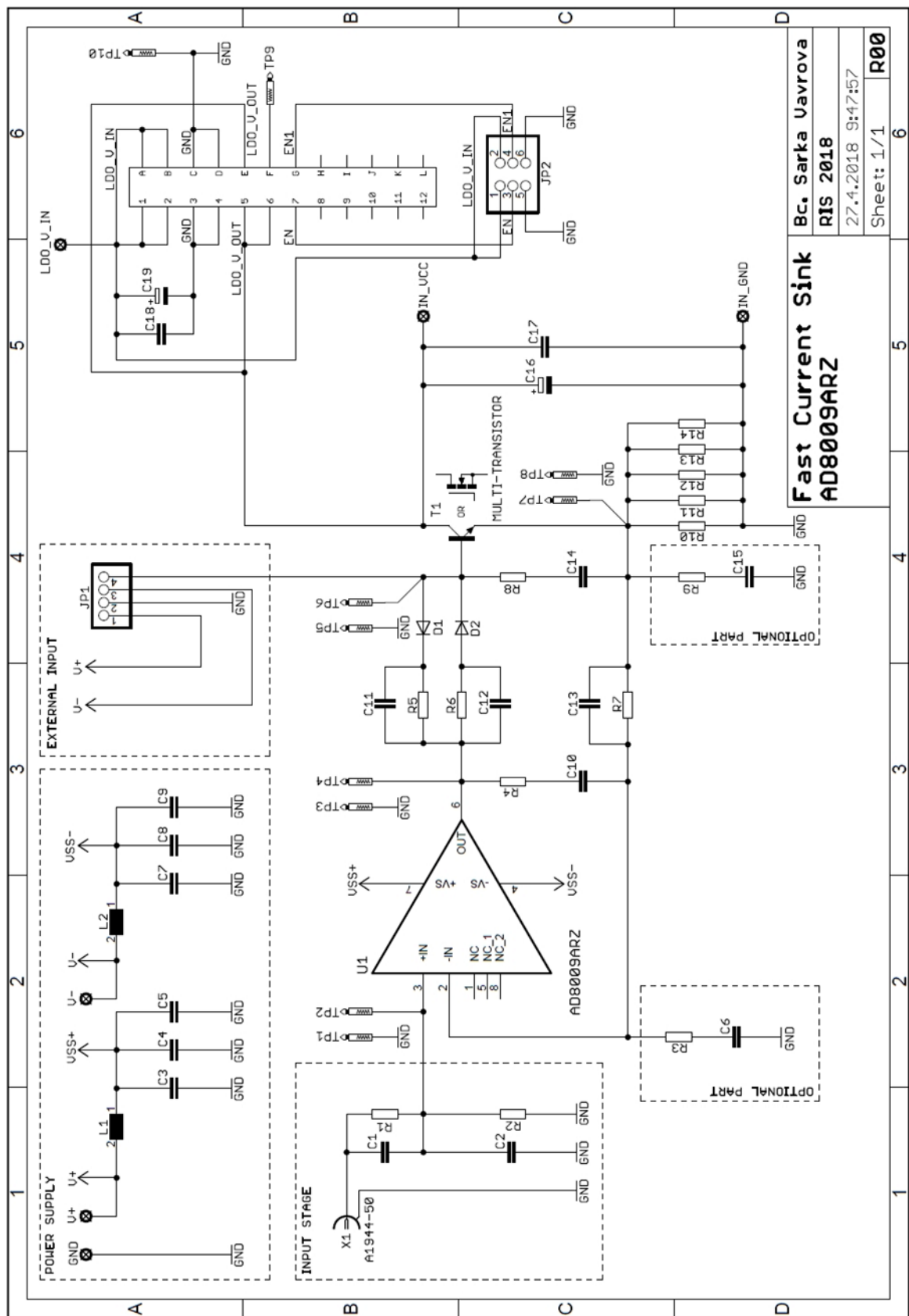
Aby mohl operační zesilovač správně pracovat, jsou k jeho napájení připojeny kondenzátory (C_3 , C_4 , C_5 , C_7 , C_8 a C_9) různé kapacity a materiálu, které zajistí pokrytí zvýšené spotřeby proudu při zpracování pulzního průběhu. K odstranění vysokofrekvenčního zvlnění je do napájecích cest zapojena také feritová perlička. Napájení operačního zesilovače je symetrické a přivádí se přes konektory V+, V- a GND.

Jednoduchou kompenzací tvoří kombinace R_5 , R_7 a C_{10} . Ostatní pozice je možné nechat neobsazené nebo na nich vytvořit zkrat. Frekvenční závislost jednoduché kompenzace se vytvoří paralelním připojením kondenzátorů C_{11} a C_{12} . K zavedení složitější formy kompenzace slouží RC členy R_4 , C_{10} ; R_3 , C_6 ; R_9 , C_{15} a R_8 , C_{14} . Dále je možné na bázi (gate) tranzistoru připojit například napětí, které tranzistor předbudí a jeho otevírání je tak rychlejší. Pro různé nastavení kompenzace náběžné a sestupné hrany slouží diody D_1 a D_2 .

Snímací rezistor je tvořen paralelní kombinací odporů R_{10} , R_{11} , R_{12} , R_{13} , R_{14} o hodnotě 1Ω , která společně tvoří požadovanou hodnotu $0,2\Omega$. Paralelním zapojením docílíme vyšší přesnosti a větší hodnoty přípustného ztrátového výkonu.

Pro prvotní ověření funkce se kolektor (drain) tranzistoru proudové nory připojí na zdroj napájecího napětí pomocí konektorů IN_GND a IN_VCC. O filtraci tohoto napětí se starají kondenzátory C_{16} a C_{17} . Avšak pro měření LDO regulátorů se tyto kondenzátory musí vyjmout a přesunout na pozici C_{18} a C_{19} . Také se přesune napájecí konektor z pozice IN_VCC na LDO_V_IN, čímž je zabezpečeno napájecí napětí pro redukční DPS, která je vsazena do konektoru EDAC 305-024-520-202. Pinová lišta JP₂ určuje stav LDO regulátoru (zapnutý/vypnutý).

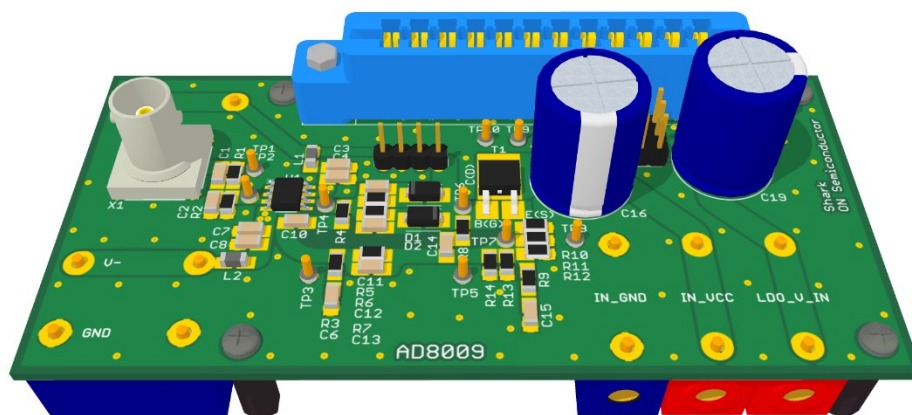
Připojení osciloskopických sond pro ověřování průběhů v jednotlivých částech obvodu je realizováno pomocí testovacích bodů s označením TP.



Obr. 21 Schéma zapojení prototypové desky plošného spoje

Při návrhu motivu desky bylo nutné nakreslit speciální obrazec pro různé druhy pouzder vybraných tranzistorů T_1 . Je tak možné připájet a následně ověřit fungování přípravku jak miniaturními tranzistory v pouzdru SC-89, tak tranzistory ve větším pouzdru s označením DPAK.

Součástky jsou na desce rozmístěny s ohledem na co možná nejkratší délku propojovacích cest. Kvůli přítomnosti rychlých pulzních průběhů je nezbytné tyto cesty kreslit oblé s minimálním počtem hran. Rozmístění součástek a výsledný motiv prototypové desky se nachází, viz Příloha 10 a Příloha 11.



Obr. 22 3D model prototypu měřicího přípravku

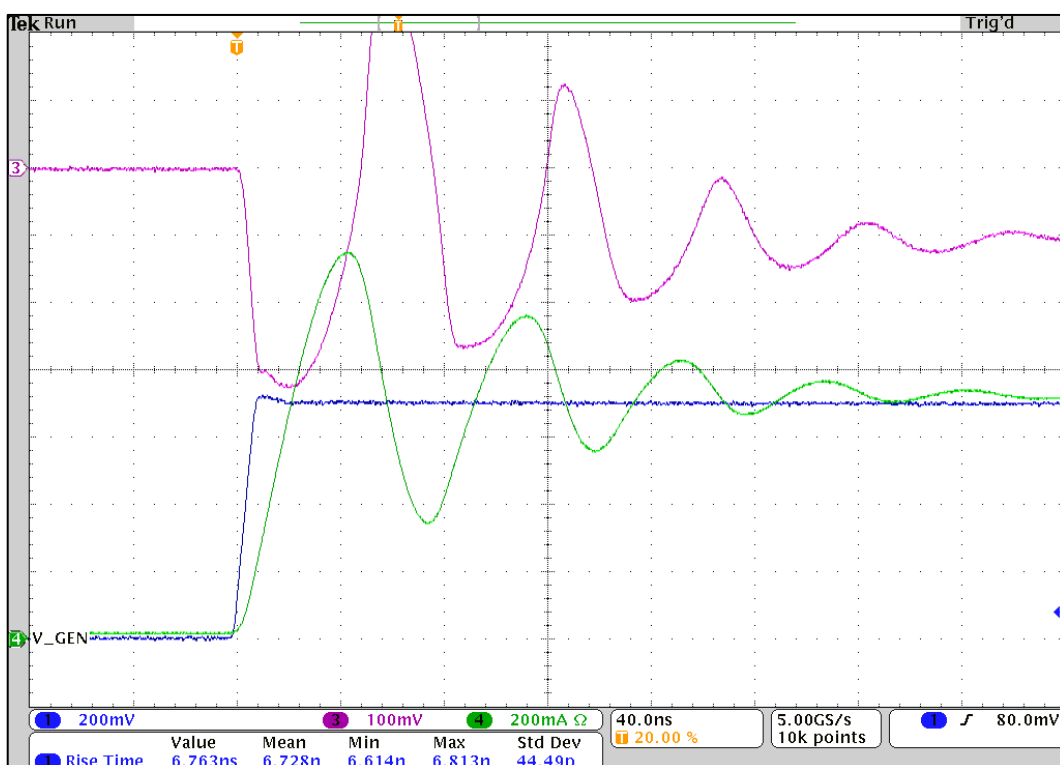
Pro účely diplomové práce bylo realizováno zapojení pouze pomocí jednoduché kompenzace s použitím bipolárního tranzistoru. Na prototypové desce byla nejprve ověřena data ze simulací pro všechny vybrané bipolární tranzistory a následně byla tato zapojení za pomoci změny hodnot kompenzačních prvků doladována tak, aby co nejlépe splňovala požadavky na výsledný průběh proudového pulzu. Ověřování a nastavování se provádí na LDO regulátoru NCP167 napěťové varianty 3,3 V s nastavenou úrovní proudového skoku z 0 mA na 700 mA.

Na Obr. 23 jsou zobrazeny průběhy měřených veličin po zapojení kompenzačních prvků s hodnotami vycházející ze simulace. Lze pozorovat kmitání obvodu, z čehož vyplývá, že zapojení je nestabilní a je nutná změna v kompenzaci obvodu.

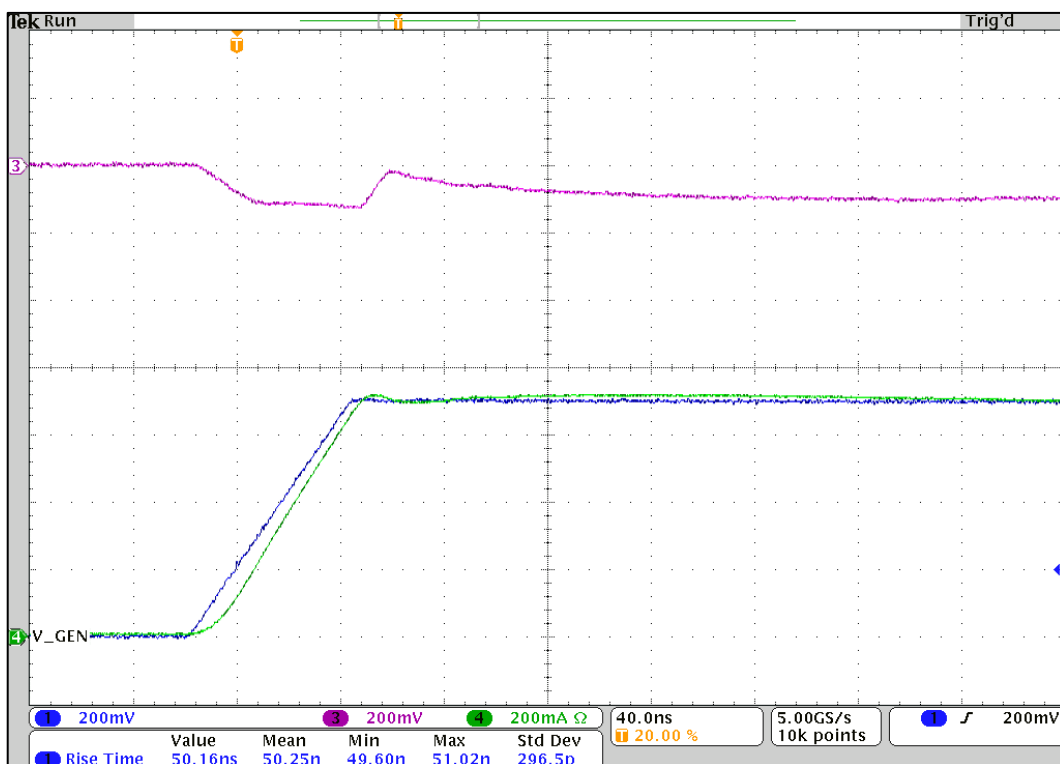
Po konzultaci výsledků se zadavatelem bylo vybráno řešení s bipolárním tranzistorem CPH3215-TL-H a hodnotou kompenzačních prvků $R_5 = 0 \Omega$, $R_7 = 510 \Omega$ a C_{10} neosazen. Z důvodů parazitních vlastností DPS je minimální doba hrany měřicího přípravku, která splňuje požadavky pro úroveň překmitu, stanovena na 50 ns. Seznam všech použitých součástek na prototypovém měřicím přípravku lze nalézt, viz Příloha 9. Na Obr. 24 jsou znázorněny výsledné průběhy vybraného řešení pro náběžnou hranu 7 ns, které poukazují na fakt, že pomocí jednoduché kompenzace není možné doladit tak rychlé hrany. Obr. 25 a Obr. 26 zobrazují dostatečně kompenzované zapojení s minimálním překmitem vhodné pro použití.



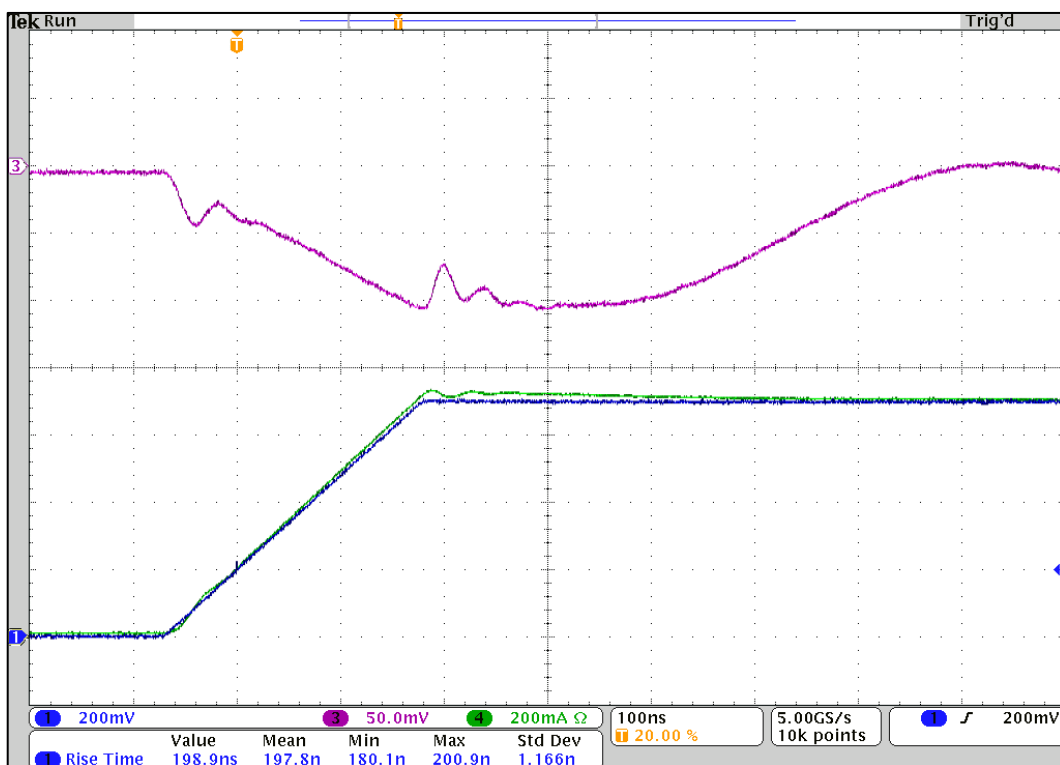
Obr. 23 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) měřícího přípravku pro $t_r = 50$ ns, $R_5 = 0 \Omega$, $R_7 = 5 \Omega$ a C_{10} neosazen



Obr. 24 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) měřícího přípravku pro $t_r = 7$ ns, $R_5 = 0 \Omega$, $R_7 = 510 \Omega$ a C_{10} neosazen



Obr. 25 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) měřícího přípravku pro $t_r = 50 \text{ ns}$, $R_5 = 0 \Omega$, $R_7 = 510 \Omega$ a C_{10} neosazen



Obr. 26 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) měřícího přípravku pro $t_r = 200 \text{ ns}$, $R_5 = 0 \Omega$, $R_7 = 510 \Omega$ a C_{10} neosazen

4.5 Návrh finálního řešení měřicího přípravku a jeho testování

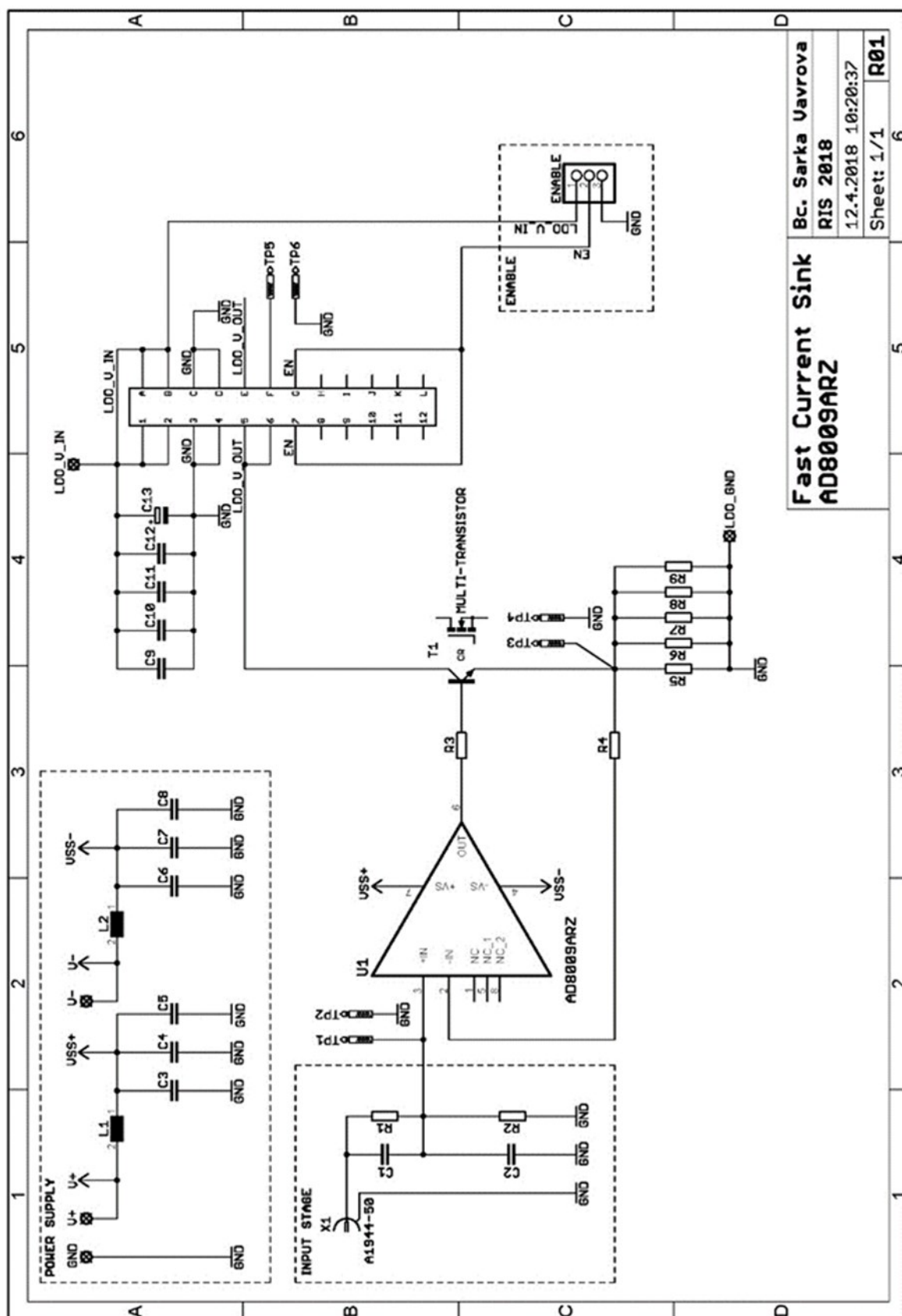
Návrh finální podoby měřicího přípravku vychází z prototypové verze, je zde však kladen důraz na minimalizaci počtu součástek celého zapojení. Schéma finálního řešení měřicího přípravku je zobrazeno na Obr. 28.

Na vstupu proudové nory byl ponechán frekvenčně závislý dělič napětí, složený z rezistorů R_1 , R_2 a kondenzátorů C_1 , C_2 . Rovněž napájecí část operačního zesilovače společně s konektory $V+$, $V-$ a GND zůstala beze změn. Došlo však k odstranění všech prvků sloužících k zavedení složitějšího druhu kompenzace a jako kompenzační prvky zůstaly pouze rezistory označené nyní jako R_3 a R_4 . Kondenzátor C_{10} byl také vyřazen, protože způsoboval nestabilitu operačního zesilovače s proudovou zpětnou vazbou AD8009ARZ.

Dále bylo odstraněno nastavení separátní kompenzace pro náběžnou a sestupnou hranu tvořené diodami D_1 a D_2 a přívod externího napětí do báze (gate). Realizace snímacího rezistoru zůstala zachována společně se speciálním obrazcem pro tranzistor T_1 a konektorem EDAC 305-024-520-202 sloužícím pro připojení redukční DPS obsahující LDO regulátor. Na vstup napájecího napětí pro LDO regulátor byly přidány kondenzátory C_9 , C_{10} , C_{11} ke stávajícím C_{12} a C_{13} . Tyto kondenzátory slouží jako zásoba energie pro pokrytí požadavku na rychlý odběr proudu. Byla rovněž zrušena možnost připojení napětí přímo na kolektor (drain) tranzistoru. Poslední změnou je úprava pinové lišty pro definování stavu LDO regulátoru (zapnuto/vypnuto). Seznam použitých součástek je uveden, viz Příloha 12. Rozmístění součástek je zobrazeno, viz Příloha 13 a motiv finální desky plošného spoje se nalézá, viz Příloha 14.



Obr. 27 3D model finálního řešení měřicího přípravku společně s připojenou redukční DPS s LDO regulátorem



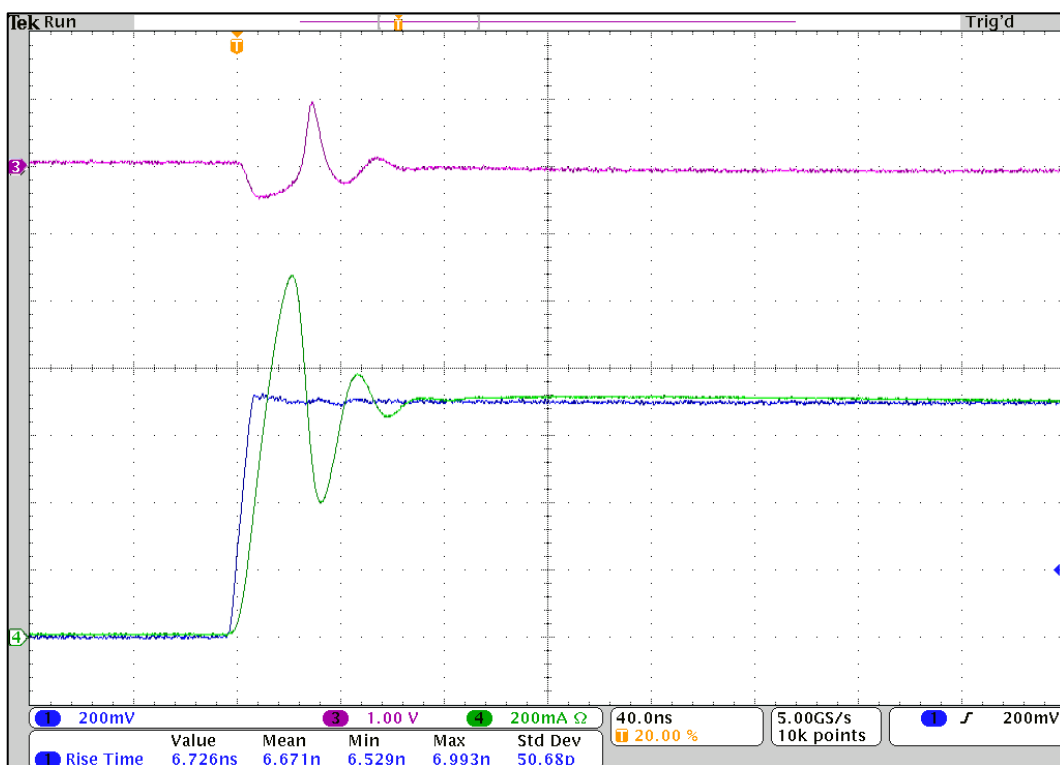
Obr. 28 Schéma zapojení finální verze desky plošného spoje

Pro snadnou orientaci je na DPS umístěn obrazec zapojení měřicího přípravku společně s uvedením převodní konstanty a rozsahu výstupního napětí připojeného LDO regulátoru s ohledem na nastavení proudové nory. Dále se zde nachází přehledná tabulka testovacích bodů s jejich popisem.

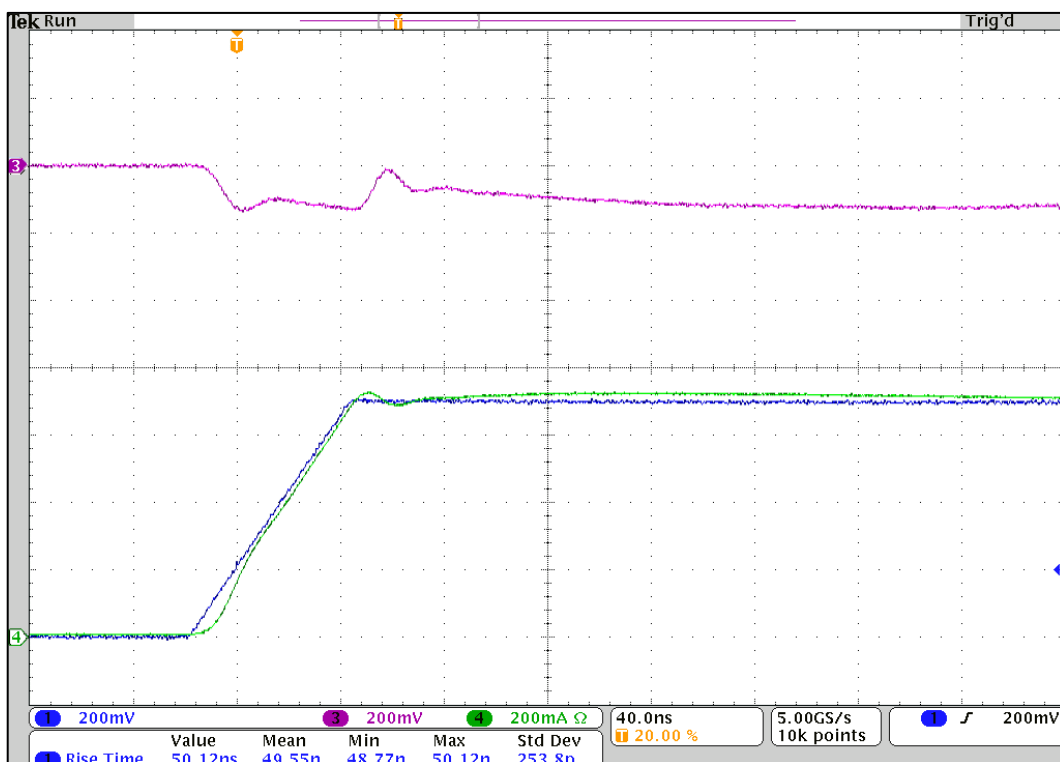
Měřením finální verze měřicího přípravku byla zjištěna nutnost změny hodnoty rezistoru R_4 ve zpětné vazbě proudové nory. Díky provedené minimalizaci došlo ke změně parazitních vlastností desky plošného spoje a finální verze nyní dosahuje lepších výsledných průběhů, viz Obr. 29 a Obr. 30. Průběh výstupního proudu kopíruje průběh řídicího napětí z generátoru pouze s minimální odchylkou.

Stále je však minimální doba hrany měřicího přípravku, která splňuje požadavky pro úroveň překmitu, rovna 50 ns.

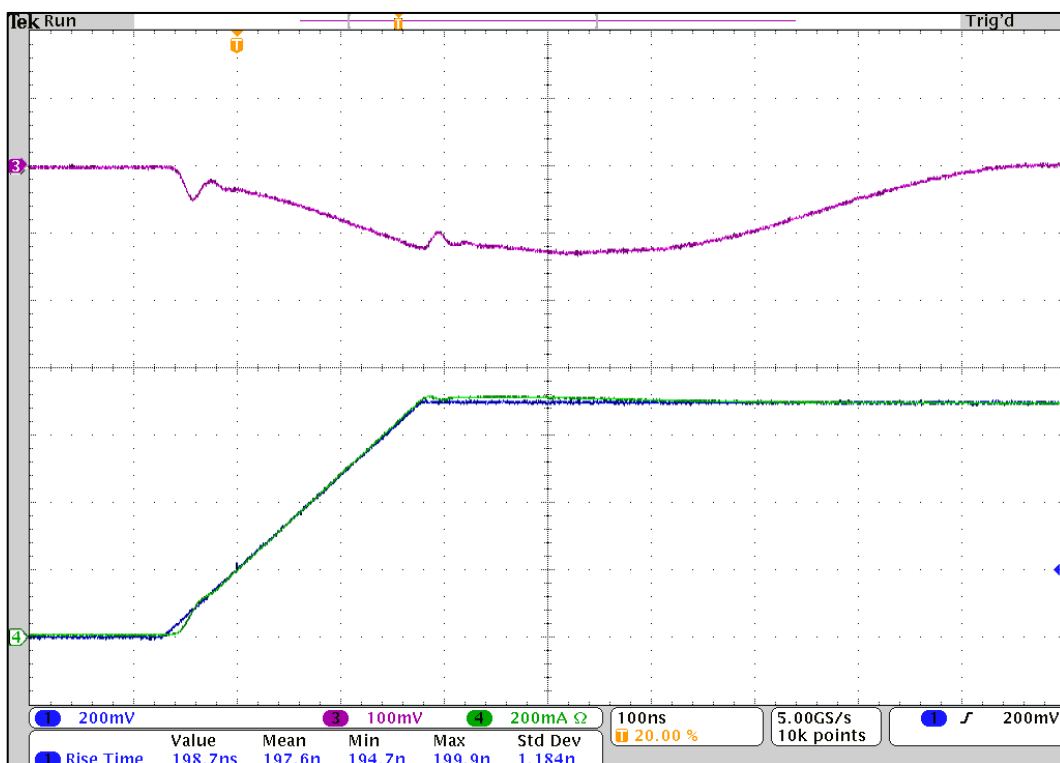
Na Obr. 29 je možné pozorovat nežádoucí překmit, který nelze minimalizovat za použití jednoduché kompenzační metody.



Obr. 29 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) finální verze měřicího přípravku pro $t_r = 7$ ns, $R_3 = 0 \Omega$, $R_4 = 300 \Omega$



Obr. 30 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) finální verze měřicího přípravku pro $t_r = 50 \text{ ns}$, $R_3 = 0 \Omega$, $R_4 = 300 \Omega$



Obr. 31 Průběh výstupního napětí LDO regulátoru (fialově), řídicího napětí generátoru (modře) a výstupního proudu (zeleně) finální verze měřicího přípravku pro $t_r = 50 \text{ ns}$, $R_3 = 0 \Omega$, $R_4 = 300 \Omega$

5 Automatizace měření

V době informačních systémů, rozmachu počítačů a nárůstu aplikací je snaha využít tyto technologie také pro usnadnění měření v laboratořích, kde ovládání přístrojů pomocí programu může výrazně urychlit dosažení výsledků měření a jejich zpracování. Elektroinženýr provádějící měření často využívá pro jeho práci více zařízení, které musí průběžně nastavovat. To může vést k chybám a obvykle také k opakování celé měřicí procedury.

S postupem času jsou v laboratořích stále více dostupné přístroje vybavené komunikačním rozhraním, které je možné zahrnout do automatizovaného měřicího systému. Specialistou na tvorbu aplikací v oblasti automatizace a virtuální instrumentace se stala společnost National Instruments, která pro tyto účely vyvinula vývojové prostředí.

5.1 Vývojové prostředí LabVIEW

Grafické vývojové prostředí LabVIEW je unikátní nástroj pro návrh systémů. Základní ideou je vytvořit pomůcku pro inženýry, kteří umí změřit a prezentovat požadovaná data, ale nejsou zkušenými programátory. Pro předání informací programátorům často využívají blokových schémat a ty jsou pak převáděny do syntaxe zvoleného programovacího jazyka. LabVIEW se snaží o zachování blokové podoby kódu výsledné aplikace.

Vývojové prostředí obsahuje velké množství různých knihoven, které je možné rozšířit o knihovny třetích stran. Umožňuje tvorbu programu pro všechny fáze procesu měření (sběr, analýza a prezentace naměřených dat). Rovněž poskytuje všechny základní datové a programovací struktury.

Základní jednotkou vytvořené aplikace je Virtuální přístroj, který se skládá z čelního panelu a blokového schématu. Čelní panel slouží k interakci s koncovým uživatelem pomocí grafického rozhraní, které obsahuje například knoflíky, tlačítka, LED indikátory, grafy a spoustu dalších prvků. Blokové schéma je tvořeno ikonami reprezentujícími ovládací a indikační prvky z čelního panelu.

Virtuální přístroj má modulární a hierarchickou strukturu. Lze jej použít jako hlavní program nebo podprogram (SubVI), kterému mohou být přiřazeny speciální vlastnosti. Hlavní program může obsahovat libovolné množství podprogramů. Podprogramy se připojují pomocí konektoru, který se skládá ze vstupních a výstupních signálů.

Vykonávání programu se řídí principem toku dat, kdy blok zahájí zpracování dat, pouze pokud se na všech jeho vstupech nachází platná data. Po zpracování jsou data poslána na příslušné výstupy. Bloky se mohou vykonávat i současně. Tato vlastnost poskytuje možnost tvorby paralelních větví.

Pro ladění výsledné aplikace nabízí vývojové prostředí LabVIEW řadu nástrojů.

Na závěr je možné finální verzi programu převést do formy spustitelného .EXE souboru a celou aplikaci dále distribuovat bez nutnosti instalace vývojového prostředí. [13]

5.2 Komunikace s měřicími přístroji

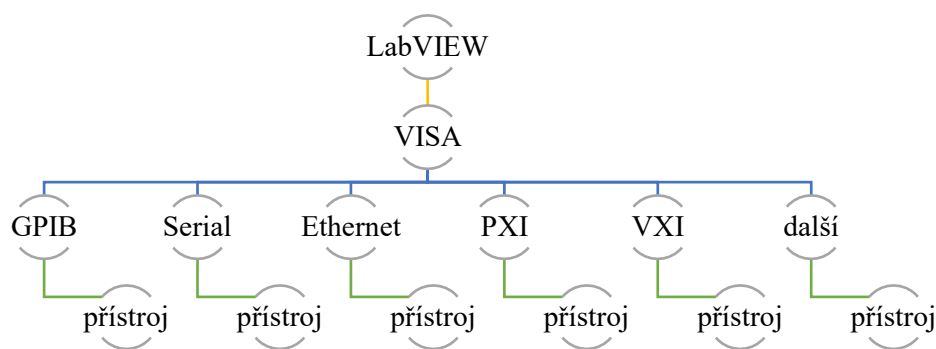
Komunikace s přístroji je nedílnou součástí měřicího systému a tok dat je ve většině případů obousměrný. Zasíláním dat přístroj nastavujeme do požadované konfigurace a vyčítáním informací zjišťujeme stav přístroje nebo naměřená data. Výhoda dálkově ovládaného přístroje vzniká tehdy, kdy je sám o sobě součástí automatizovaného měřicího systému.

Měřicí přístroje disponují řadou nastavovacích prvků a konfigurace leckdy zabírá spoustu času. Přínosem je časová efektivita a vyloučení chyb uživatele. Některá starší zařízení umožňují přenesení dat do počítače pouze pomocí diskety anebo využitím komunikačního rozhraní GPIB nebo RS232. Disketové médium se dnes používá pouze ve výjimečných případech a je nahrazeno USB flash diskem. Pro účely získání dat je v tomto případě vytvoření aplikace velmi žádané.

Řízení přístrojů se provádí pomocí příkazů posílaných přes různé druhy komunikačních rozhraní. V laboratořích firmy je většina měřicích přístrojů připojena do sítě LAN prostřednictvím rozhraní Ethernet. Komunikace s využitím Ethernetu se vyznačuje vysokou rychlostí a dlouhou latencí, která degraduje jeho vlastnosti při velkém počtu přenosů malého objemu dat.

Vybaví-li výrobce přístroj komunikačním rozhraním, dodává k přístroji také programovací manuál. K snadnému zařazení přístroje do měřicího systému založeného na ovládání pomocí LabVIEW slouží přístrojové ovladače. Přístrojový ovladač je množina funkcí, předpřipravená pro využití v hlavním programu. Přítomnost ovladače zrychluje tvorbu výsledné aplikace, protože vývojář nemusí studovat syntaxi jednotlivých příkazů a tvořit z nich funkce.

Pro standardizaci vytváření příkazů pro ovládání přístrojů byl vytvořen standard SCPI, který definuje jednotnou sadu příkazů a datových formátů pro provádění operací. Různé přístroje pak k provedení stejného úkonu akceptují totožný příkaz.



Obr. 32 Struktura přístupu LabVIEW k přístrojům [14]

Pokud je součástí aplikace možnost použití více typů přístrojů pro provádění stejné funkce, využívá se softwarová vrstva, tzv. VISA. Ta skrývá rozdíly jednotlivých komunikačních rozhraní a umožňuje komunikaci přes jakoukoli podporovanou sběrnici nebo síť. [14]

5.3 Koncept automatizovaného měření

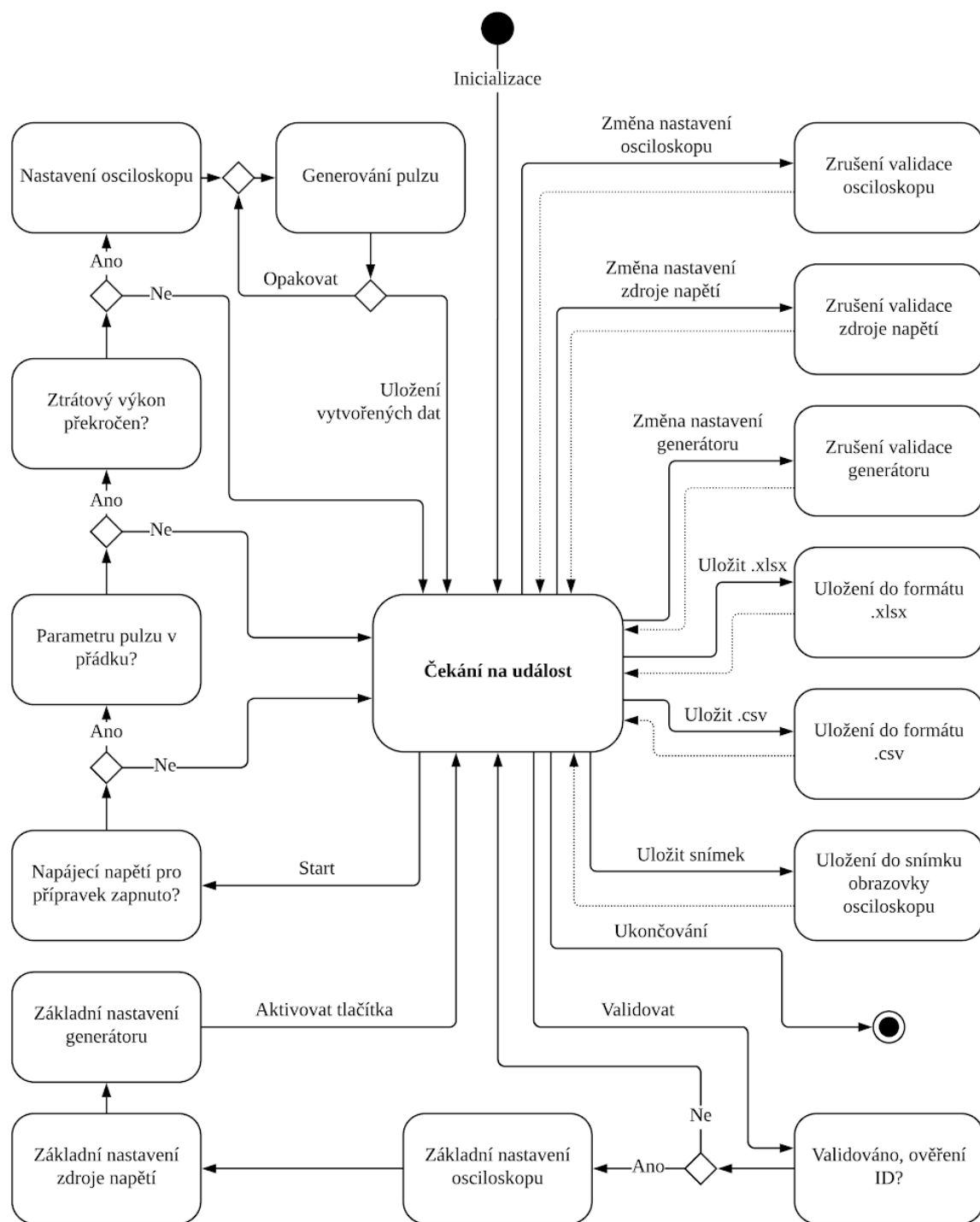
Koncept měření řeší úkony prováděné aplikačním inženýrem při provádění měření. Automatizace spočívá ve vytvoření aplikace, které tyto úkony provede automaticky.

Nejprve je nutné nachystat celé měřicí pracoviště a z dostupných přístrojů použít pouze podporované typy. K měřicímu přípravku se připojí přístroje, do konektoru se zasune redukční DPS s LDO regulátorem, a nakonec se připnou osciloskopické sondy.

Po spuštění aplikace je třeba přístroje identifikovat a validovat jejich použití v aplikaci. Po úspěšném validování všech připojených přístrojů musí proběhnout úvodní inicializace a povolení provádět měření. Uživatel zvolí tvar požadovaného pulzního průběhu, vyplní parametry měřeného integrovaného obvodu a spustí měření. Je nezbytné, aby program sám nakonfiguroval generátor pro vytvoření řídicího napětí a také nastavil osciloskop tak, aby měřené průběhy byly přehledně zobrazeny. Dále je nutné ponechat možnost úpravy nastavení osciloskopu uživatelem a umožnit vygenerování průběhu se změnou nastavení. Po odsouhlasení průběhů zobrazených osciloskopem proběhne nahrání dat zaznamenaných průběhů do PC a vyobrazení v grafu. Uživatel má možnost uložení výsledků několika způsoby. Měření je možné spustit znovu se stejným nebo obdobným nastavením. Celý program je stiskem tlačítka Exit ukončen.

Výsledná aplikace umožní aplikačnímu inženýrovi rychle a jednoduše ovládat přístroje potřebné pro měření odezvy LDO regulátoru na rychlou změnu zátěže.

Na základě konceptu měření byl vytvořen stavový diagram, viz Obr. 33.









Obr. 33 UML Stavový diagram

5.4 Přístrojové ovladače

Všechny použité přístroje disponují svými přístrojovými ovladači, které jsou volně ke stažení ze serverů firmy National Instruments. Přístrojové ovladače většinou obsahují pouze základní skladbu funkcí. Nejsou však v nich zahrnuty všechny příkazy z programovacího manuálu. [16]

Pro potřeby diplomové práce bylo nutné některé ze základních funkcí upravit anebo vytvořit zcela nové. Přehled všech úprav s příslušným popisem je uveden v Tab. 6.

Tab. 6 Přehled upravených a vytvořených přístrojových ovladačů s popisem funkce

Ikona	Přístroj	Popis
	Osciloskop Tektronix DPO4104	vložení a zapnutí popisku měřeného kanálů společně se zobrazením samotného kanálu, nastavením pozice, posunu a vertikálního měřítka
	Osciloskop Tektronix DPO4104	přepnutí definice spouštěče (triggeru) a nastavení jeho pozice v procentech obrazovky, nastavení horizontálního měřítka, vypnutí persistence
	Osciloskop Tektronix DPO4104	nastavení vertikálního měřítka
	Osciloskop Tektronix DPO4104	nastavení posunu vertikálního kanálu
	Osciloskop Tektronix DPO4104	nastavení horizontálního měřítka
	Generátor Tektronix AFG3252	nastavení pulzního průběhu – frekvence, horní úroveň napětí, dolní úroveň napětí, střída v procentech, doba náběžné hrany, doba sestupné hrany, doba trvání úvodního zpoždění

Použité funkce přístrojového ovladače napět'ového zdroje Agilent/Keysight N6705:

- inicializace přístroje
- nastavení výstupního napětí zvoleného kanálu
- nastavení požadovaného proudového limitu
- zapojení/odpojení výstupu kanálu
- ukončení relace

Použité funkce přístrojového ovladače generátoru Tektronix AFG3252:

- inicializace přístroje
- nastavení generování pulzu na spouštěč
- nastavení spouštěče
- zapojení/odpojení výstupu kanálu
- detekce chyby
- ukončení relace

Použité funkce přístrojového ovladače osciloskopu Tektronic DPO4104:

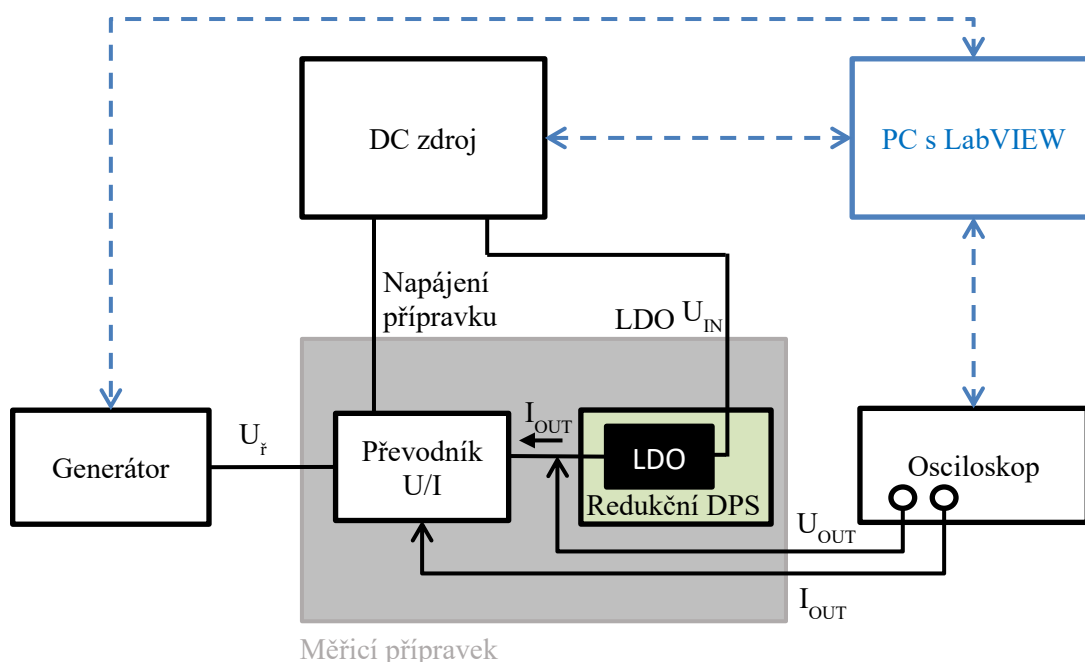
- inicializace přístroje
- nastavení reakce na definovanou hranu
- vyčítání průběhu z osciloskopu
- ukončení relace

5.5 Návrh a realizace programu

Z konceptu automatizovaného měření vyplývá forma a způsob navržení programu. Je zřejmé, že měřicí systém po inicializaci čeká na podnět od uživatele a ten jej poté uvede do určitého stavu nebo posloupnosti vykonávaných úloh. Většina úkonů spolu souvisí a je nutné je vykonávat sekvenčně. Počet stavů je konečný a kontinuálně neprobíhá žádné měření. Pro takovéto účely se nejlépe hodí programová struktura nazývaná Stavový stroj. Vývojové prostředí LabVIEW disponuje její šablonou, kterou je nutné upravit.

Do vývojového prostředí LabVIEW byl rovněž stažen a nainstalován doplněk od společnosti DMC, který přidává další paletu pro vizualizaci prvků čelního panelu. Jedná o velmi povedené grafické zpracování zasazené do moderního stylu. Doplněk je možné volně užít jak pro nekomerční, tak pro komerční využití. [15]

Zapojení přístrojů vychází z Obr. 34.



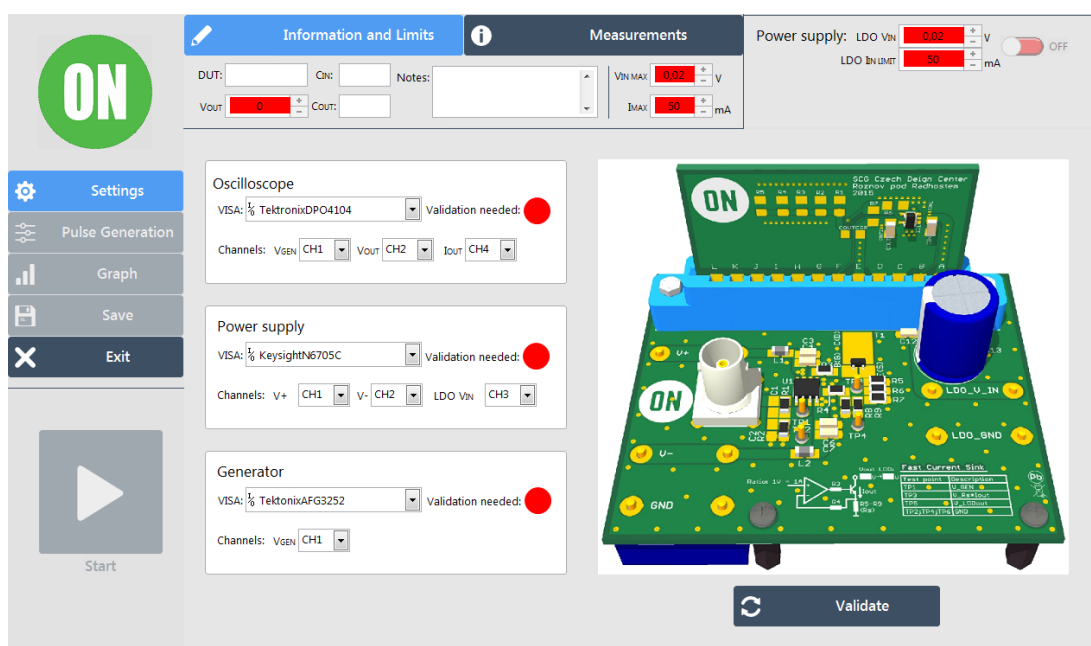
Obr. 34 Blokové schéma

Uživatelské rozhraní bylo rozděleno do několika částí. V levé části se nachází tlačítka hlavního menu, po jejichž stisku se zobrazí příslušná záložka, např. Generování pulzu. Na záložkách jsou umístěny jednotlivé prvky, které se přepnutím záložky zviditelní či zneviditelní. Pod hlavním menu se

nachází tlačítko pro spuštění měření. V horní části je umístěno další menu, ovládající druhou sérii záložek, a ovládání napájení pro LDO regulátor. V levém dolním rohu se zobrazuje text určující aktuální stav aplikace.

Základní strukturou stavového stroje je událostmi řízená struktura, která reaguje na pokyny uživatele, a ta dle pokynů určuje, které stavy nebo posloupnost stavů budou vykonány.

Nejprve bylo třeba vytvořit inicializační blok, který se stará o nahrání uloženého nastavení ze souboru s příponou .xml, a hromadné nastavení stavu položek hlavního menu. Jsou deaktivována tlačítka pro nastavení generovaného pulzu, zobrazení grafu a ukládání do souboru. Dále jsou blikáním zvýrazněny všechny položky, které uživatel nesmí zapomenout nastavit, protože by mohly způsobit nesrovnalosti při výpočtu limitů. Stav GUI po inicializaci je zobrazen na Obr. 35.



Obr. 35 Grafické uživatelské rozhraní – stav po inicializaci, očekáváno nastavení přístrojů

Po úspěšné inicializaci je od uživatele nyní očekáváno nastavení přístrojů. Je nutné definovat účel použití jednotlivých kanálů. Každý přístroj obsahuje na GUI indikační diodu, indikující potřebu validovat přístroj a jeho nastavení. Jakákoli změna v nastavení daného přístroje vyvolá potřebu opětovné validace a deaktivuje příslušná tlačítka hlavního menu.

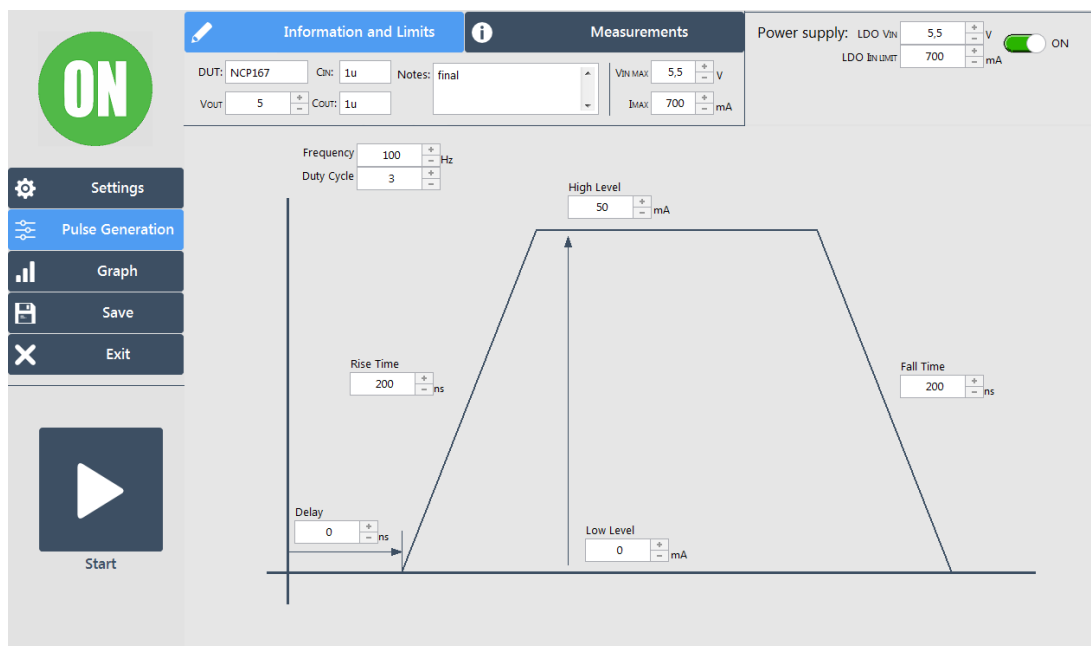
Pro stisk tlačítka Validovat (Validate) byla vytvořena sekvence úkonů. Nejprve se provádí test na duplicitu zvolených kanálů a zároveň probíhá kontrola zasláním identifikačního příkazu *IDN?, zda se zvolený přístroj nachází v seznamu podporovaných přístrojů. Po úspěšném ověření proběhne reset přístrojů a následně se zařízení nastaví do základní konfigurace. U osciloskopu dojde k zapnutí popisků u jednotlivých kanálů, nastavení vertikálního a horizontálního měřítka a nastavení spouštěče. Na zdroji napětí se nastaví úroveň napájecího napětí pro měřicí přípravek společně s limitací výstupního proudu a následně se zapnou výstupy kanálů, určené pro napájení přípravku. Jako poslední jsou nastaveny

pulzní parametry generátoru a reakce spouštěče na vnější podnět. Všechny tyto úkony jsou realizovány použitím původních nebo upravených přístrojových ovladačů.

Nyní je možné přejít k nastavení generovaného pulzního průběhu. Do programu byla zakomponována kontrola nastavených úrovní proudu (High level, Low level), protože generátor není schopen generovat pulzy s rozdílem úrovní nižší než 50 mV (50 mA při převodu na proud) a posílání chybných dat (rozdíl High level a Low level nižší než 50 mV) nevyvolá chybu, která by byla předána aplikaci.

Po volbě parametrů průběhu je možné spustit měření stiskem tlačítka Start. Nejprve je ověřen stav napájecího napětí pro LDO regulátor. Vypnutí znamená ukončení sekvence měření a generování vyskakovacího okna se zprávou.

Pokud je napájecí napětí zapnuto, dojde k odeslání nastavovacích dat do generátoru, který u časových parametrů zjistí, zda je schopen je nastavit. Pokud ne, odešle chybové hlášení a program ukončí měření společně se zobrazením informační hlášky.



Obr. 36 Grafické uživatelské rozhraní – nastavení proudového pulzu

Následně je provedena kontrola na maximální možnou úroveň ztrátového výkonu, vznikající na tranzistoru regulující průchod proudu proudovou norou. Výsledný vztah byl zjednodušen. Náběžná a sestupná hrana je počítána jako horní úroveň proudu.

Zjednodušený vztah pro výpočet velikosti ztrátového výkonu:

$$P_D = U_{OUT} \cdot \frac{I_L \cdot t_d + I_H \cdot (t_r + \frac{DCL}{100} \cdot T + t_f) + I_L \cdot (1 - \frac{DCL}{100}) \cdot T}{T + t_d} \quad [W;V,A,s] \quad (4.2)$$

P_D ... [W] ztrátový výkon

U_{OUT} ... [V] výstupní napětí LDO regulátoru

I_L ... [A] dolní úroveň proudu (Low level)

I_H ... [A] horní úroveň proudu (High level)

t_d ... [s] doba zpoždění (Delay)

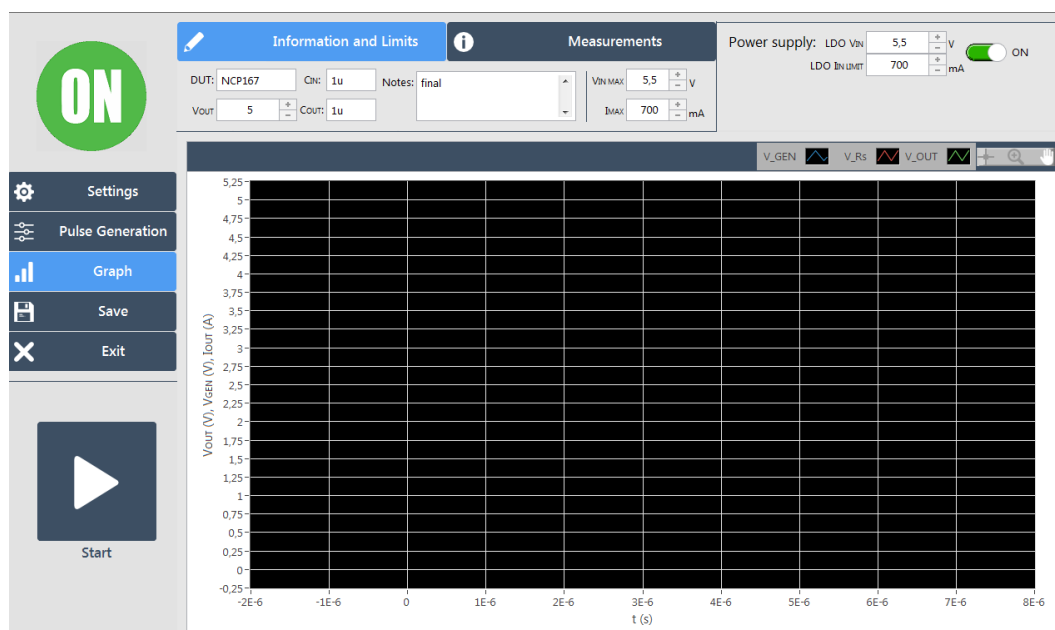
t_r ... [s] doba náběžné hrany (Rise Time)

t_f ... [s] doba sestupné hrany (Fall Time)

T ... [s] perioda

DCL ... [%] střída (Duty Cycle)

Nedodržením maximální hodnoty se zruší vykonávání měření. Po kontrole na ztrátový výkon se nastaví vertikální a horizontální měřítka kanálů osciloskopu společně s posuvem kanálu, na který je přivedeno výstupní napětí LDO regulátoru. Osciloskop je také nastaven do režimu SINGLE pro sejmutí pulzního průběhu hrany, nastavené uživatelem v záložce Měření (Measurements). Následně je na generátor poslán spouštěcí příkaz *TRG, který vygeneruje pulzní průběh řídicího napětí. Osciloskop zareaguje a zobrazí průběhy. Uživatel nyní může provést úpravy v nastavení osciloskopu a poté si nechat vygenerovat nový průběh. V případě, že je zobrazení průběhu dostačující, se vypne výstup generátoru a naměřená data se přesunou do aplikace, kde jsou zobrazena v grafu a zanalyzována, viz Obr. 37. Výsledná data je možné uložit do několika formátů. Ukončení aplikace se provede stiskem tlačítka Exit. To způsobí zahájení ukončovací sekvence, která provede uložení nastavení přístrojů společně s volbou kanálů do .xml souboru a vypne napájení měřicího přípravku.



Obr. 37 Grafické uživatelské rozhraní – zobrazení v grafu

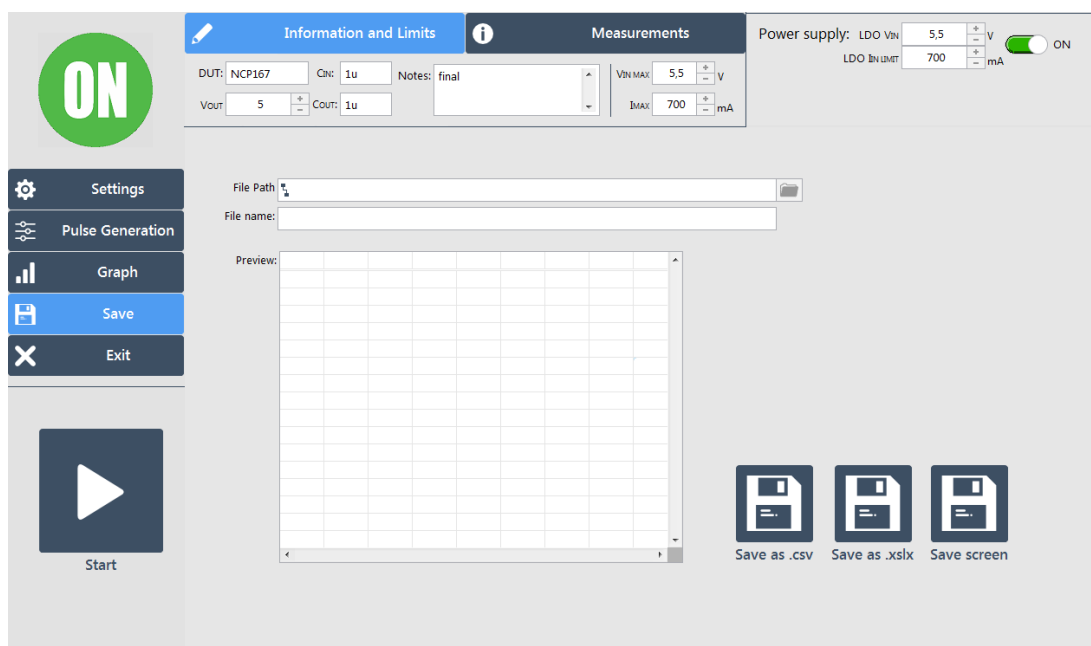
5.5.1 Ukládání a zpracování naměřených dat

Nedílnou součástí každého měřicího systému je ukládání dat v určitých formátech. Stiskem tlačítka Uložit (Save) se zobrazí nabídka pro volbu způsobu uložení dat, viz Obr. 38.

Výsledná aplikace umožňuje uložení průběhů získaných z osciloskopů do formátu .CSV společně se zahrnutím údajů o měřeném obvodu. Oddělovačem jednotlivých buněk je tabulátor.

Druhou možností je vytvoření souboru s příponou .XLSX v programu Microsoft Excel, který bude obsahovat naměřená data společně s grafy. Pro tuto volbu je nutné mít program Microsoft Excel nainstalován. To ovšem není problém, jelikož všechny firemní počítače jsou tímto softwarem vybaveny. Ke tvorbě souboru je využita .NET knihovna Microsoft.Office.Interop.Excel.

Poslední volbou je uložení oscilogramu ve formě obrázku. Pro sejmutí obrázku je nutné nastavit jeho formát v osciloskopu a poté příkazem HARDCopy inicializovat přesun do počítače. Není potřeba mít v osciloskopu zapojen USB flash disk.



Obr. 38 Grafické uživatelské rozhraní – ukládání naměřených dat

6 Shrnutí a zhodnocení výsledků

Výsledkem diplomové práce je automatizované měřicí pracoviště, které se skládá z realizovaného měřicího přípravku, vhodných přístrojů a vytvořené aplikace spuštěné na PC.

Využitím funkčního generátoru pro generování řídicího napětí bylo docíleno odstranění kvantizačních kroků, které ve výsledném průběhu způsobovaly zvlnění. Řídicí napětí je přiváděno na měřicí přípravek, který obsahuje převodník U/I. Z několika možných způsobů realizace převodníku bylo nakonec pro své vlastnosti vybráno zapojení s využitím operačního zesilovače a tranzistoru, nazývané proudová nora. Základní zapojení bylo rozšířeno o jednoduchou kompenzaci a vstupní dělič napětí, který je zakomponován z důvodu impedančního přizpůsobení a definování převodní konstanty. Převodní konstanta byla stanovena tak, že řídicí napětí o hodnotě 1 V vyvolá na výstupu proudové nory proud o velikosti 1 A. Tato hodnota rovněž odpovídá velikosti maximální možné úrovně proudu protékající přípravkem, resp. proudovou norou.

Pro určení konkrétního operačního typu a druhu operačního zesilovače bylo využito simulačního programu. Na základě výsledků simulací byl pro realizaci vybrán operační zesilovač s proudovou zpětnou vazbou AD8009 a na jeho výstupu zapojený bipolární tranzistor. Měřením na prototypové desce byla proudová nora, za pomoci jednoduché kompenzace a volby konkrétního typu bipolárního tranzistoru, doladěna na minimální překmit výstupního proudu při náběžné hraně 50 ns, která zachovává tvar řídicího signálu. Kompenzace na rychlejších hranách vykazovala degradaci tvaru výsledného průběhu proudu a značný posuv v úrovních proudu I_H a I_L . I přesto jsou splněny všechny požadavky na nové řešení měřicího přípravku. Nakonec bylo prototypové řešení minimalizováno a přepracováno do podoby finální verze měřicího přípravku, na níž při ověřování funkce, připojením LDO regulátorů o velikosti výstupního napětí 3,3 V a 5 V, došlo pouze k doladění velikosti zpětnovazebního rezistoru.

Hlavní úlohou aplikace je urychlení a automatizace procesu měření odezvy LDO regulátoru na rychlou změnu zátěže. Z rozboru práce aplikačního inženýra vyplývá při měření struktura SW aplikace na bázi stavového stroje, protože prováděné měření je především sekvencí různých úkonů čekajících na zásah uživatele. Pro tvorbu aplikace bylo využito vývojové prostředí LabVIEW. K ovládání laboratorních přístrojů z LabVIEW byly využity volně přístupné přístrojové ovladače. Některé z funkcí přístrojových ovladačů byly upraveny nebo spojeny, případně byly vytvořeny funkce zcela nové.

Nejprve byl vytvořen stavový diagram, z čehož následně vyplývá úprava šablony stavového stroje, dostupná ve vývojovém prostředí. Základem je událostmi řízená struktura, která po vyhodnocení určí stav nebo posloupnost stavů, do které má být aplikace uvedena. V podprogramech jednotlivých stavů se provedou požadované příkazy. Zvolená struktura umožňuje snadno a rychle doplnit další funkce. Po spuštění výsledné aplikace dojde k inicializaci nastavení z .XML souboru a k deaktivaci tlačítek. Čeká se na úspěšnou validaci připojených přístrojů, zda odpovídají podporovaným typům. Po úspěšné validaci jsou přístroje inicializovány. Uživatel vyplní údaje o měřeném obvodu, limity, nastaví parametry pulzu a spustí měření. Měření je možné kdykoli opakovat a výsledky uložit do několika formátů. Aplikace rovněž splňuje všechny požadavky. Měřicí systém je připraven k použití.

7 Závěr

Diplomová práce se zabývala vytvořením měřicího pracoviště pro měření odezvy LDO regulátorů na rychlou změnu zátěže. Téma diplomové práce spadá hned do několika oblastí, kterým bylo nezbytné porozumět. Jedná se o porozumění funkce LDO regulátorů a jejich měření. Dále o schopnost určit, zda jsou přístroje pro měření vhodné a v neposlední řadě také o zvládnutí realizace obvodového návrhu měřicího přípravku, resp. proudové nory. Nad celou touto hardwarovou problematikou ční požadavek softwarového řízení a schopnost programovat ve vývojovém prostředí LabVIEW za použití grafického programovacího jazyka.

Dle zadání bylo v diplomové provedeno seznámení s problematikou měření odezvy LDO regulátorů a stávajícího řešení, včetně problému, který přináší současná podoba měřicího přípravku. Dále byly stanoveny požadavky na nové řešení měřicího přípravku a poté byl proveden rozbor možností zapojení, jejich simulace, příprava prototypu a testování. Z naměřených výsledků byla realizována finální verze měřicího přípravku. Aby bylo možné přípravek využít, musí být k němu připojeny přístroje zajišťující jeho požadovanou funkci. Byl proveden výběr vhodných přístrojů, seznámení se s možností jejich řízení a vývoj aplikace ve vývojovém prostředí LabVIEW. Podle požadavků firmy byla vytvořena aplikace umožňující automatizaci celého měření. Na závěr byly shrnuty a zhodnoceny dosažené výsledky.

Z hlediska dostupnosti se na trhu nenachází žádný podobný přípravek, který by byl schopen dosáhnout takové rychlosti hran, a proto je toto řešení zcela jedinečné. Nevýhodou pro využití v jiných aplikačních oblastech může být jeho úzké zaměření. Na základě nabytých znalostí je možné v návrhu přípravku pokračovat a pokusit se zakomponovat složitější kompenzační metody, které by mohly přinést ještě lepší výsledky.

Díky využití struktury stavového stroje může být aplikace v budoucnu doplněna o možnost měření odezvy LDO regulátoru v teplotách, které vyžadují připojení dalšího přístroje.

Volba tohoto tématu prověřila schopnost porozumět širokému spektru informací, nacházejících se v jednotlivých zkoumaných oblastech, a z těchto informací vybrat pouze ty relevantní. Správné porozumění a interpretace výsledků zajistí také vysokou uplatnitelnost na trhu práce.

Literatura

- [1] Why you should choose REAL Low Drop-Out (LDO) Regulators than IDEAL? Electronics Media – Electronics Industry News, Electronics Magazine India [online]. India: Electronics Media, 2017 [cit. 2018-04-30]. Dostupné z: <https://www.electronicmedia.info/2018/01/18/choose-real-low-drop-ldo-regulators-ideal/>
- [2] ON Semiconductor NC8177 CMOS LDO Voltage Regulators. In: NCV8177 CMOS LDO Voltage Regulators – ON Semi | Mouser Czech Republic [online]. Mansfield, Texas, USA: Mouser Electronics, 2018 [cit. 2018-04-30]. Dostupné z: [/images/microsites/on-semi-xdfn4-ldo.jpg](#)
- [3] MAJER, Radek. Rychlá elektronická zátěž pro měření transientní odezvy zdrojů [online]. Ostrava, 2013 [cit. 2018-04-30]. Dostupné z: <http://hdl.handle.net/10084/98670>. Diplomová práce. Vysoká škola báňská – Technická univerzita Ostrava.
- [4] N6705C DC Power Analyzer, Modular, 600 W, 4 Slots. In: N6705C DC Power Analyzer, Modular, 600 W, 4 Slots [online]. Santa Rosa, CA: Keysight Technologies, 2018 [cit. 2018-04-23]. Dostupné z: [https://s7.images.keysight.com/is/image/Keysight/PROD-2747858-01?\\$MAIN\\$](https://s7.images.keysight.com/is/image/Keysight/PROD-2747858-01?$MAIN$)
- [5] ŠIMŮNEK, Martin. Měření osciloskopem. DPS Elektronika od A do Z [online]. Liberec: CADware, 2018 [cit. 2018-04-30]. Dostupné z: <https://www.dps-az.cz/mereni/id:6550/mereni-osciloskopem>
- [6] FONDERIE, Jeroen. Clever op-amp circuits, but are they practical?. EDN [online]. USA: Aspecore, 2010 [cit. 2018-04-30]. Dostupné z: <https://www.edn.com/electronics-blogs/analog-ic-startup/4395827/Clever-op-amp-circuits--but-are-they-practical->
- [7] ROSÉN, Lukas a Sahar SAMINI. Small Electronic Load [online]. Goteborg, Sweden, 2012 [cit. 2018-04-30]. Dostupné z: <http://publications.lib.chalmers.se/records/fulltext/169764/169764.pdf>. Master of Science Thesis. CHALMERS UNIVERSITY OF TECHNOLOGY.
- [8] PUNČOCHÁŘ, Josef. Operační zesilovače v elektronice. 5. vyd. Praha: BEN - technická literatura, 2002. ISBN 80-7300-059-8.
- [9] BENDAOUD, Soufiane a Giampaolo MARINO. Ask The Application Engineer—32: Practical Techniques to Avoid Instability Due to Capacitive Loading. Analog Dialogue [online]. 2004, 2004(Volume 38, Number 2), 9-14 [cit. 2018-04-30]. ISSN 0161-3626. Dostupné z: <http://www.analog.com/media/en/analogdialogue/volume-38/number-2/articles/volume38-number2.pdf>
- [10] LTspice | Design Center | Analog Devices. Mixed-signal and digital signal processing ICs | Analog Devices [online]. Norwood, MA: Analog Devices, 2018 [cit. 2018-04-30]. Dostupné z: <http://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html>
- [11] LTspice: Simple Steps to Import Third-Party Models. Mixed-signal and digital signal processing ICs | Analog Devices [online]. Norwood, MA: Analog Devices, 2018 [cit. 2018-

- 04-30]. Dostupné z: www.analog.com/en/technical-articles/ltspace-simple-steps-to-import-third-party-models.html
- [12] LTspice. In: Teoretická elektrotechnika 1 [online]. Plzeň: Západočeská univerzita v Plzni, 2011 [cit. 2018-04-30]. Dostupné z: http://home.zcu.cz/~lsroubov/TE1/LTspice_navod.pdf
- [13] GRAFICKÉ PROGRAMOVÁNÍ VE VÝVOJOVÉM PROSTŘEDÍ LabVIEW [online]. Ostrava, 2002 [cit. 2018-04-30]. Dostupné z: https://lms.vsb.cz/pluginfile.php/343392/mod_resource/content/1/Grafické%20programování%20ve%20vývojovém%20prostředí%20LabVIEW.pdf. Výukové skriptum. VŠB-TU Ostrava, Fakulta elektrotechniky a informatiky.
- [14] BITTER, Rick., Taqi. MOHIUDDIN a Matt. NAWROCKI. LabView advanced programming techniques. 2nd ed. Boca Raton, FL: CRC Press/Taylor & Francis Group, c2007. ISBN 9780849333255.
- [15] LabVIEW UI Suite. DMC, Inc. | Smart People. Expert Solutions. [online]. USA: DMC, 2018 [cit. 2018-04-30]. Dostupné z: <https://www.dmcinfo.com/services/test-and-measurement-automation/labview-programming/labview-ui-suite>
- [16] ERTUGRUL, Nesimi. LabVIEW for electric circuits, machines, drives, and laboratories. Upper Saddle River, NJ: Prentice Hall, c2002. ISBN 0130618861.

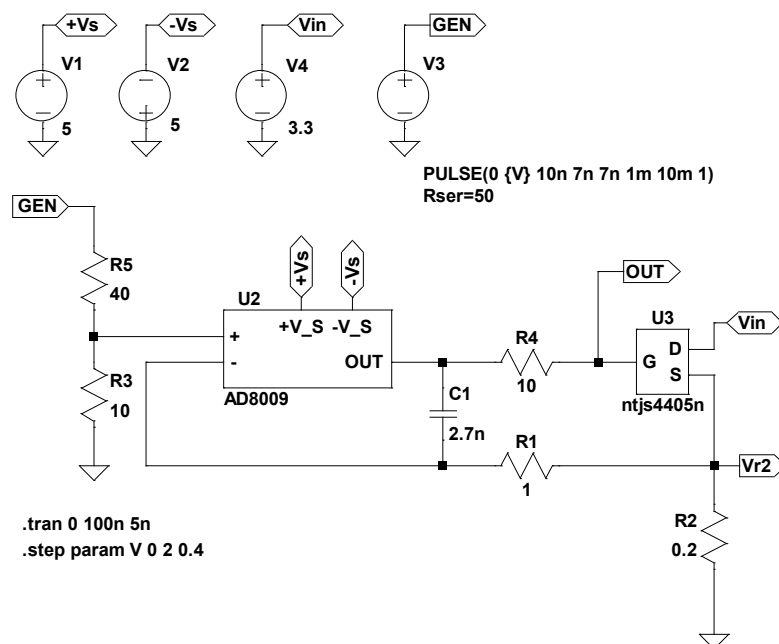
Seznam příloh

Příloha 1: Obsah přiloženého CD	61
Příloha 2: Simulace zapojení operačního zesilovače AD8009 s MOSFET	62
Příloha 3: Simulace zapojení operačního zesilovače OPA695 s BJT	63
Příloha 4: Simulace zapojení operačního zesilovače OPA695 s MOSFET	64
Příloha 5: Simulace zapojení operačního zesilovače ADA4857 s BJT	65
Příloha 6: Simulace zapojení operačního zesilovače ADA4857 s MOSFET	66
Příloha 7: Simulace zapojení operačního zesilovače OPA659 s BJT	67
Příloha 8: Simulace zapojení operačního zesilovače OPA659 s MOSFET	68
Příloha 9: Seznam součástek prototypové desky plošného spoje	69
Příloha 10: Rozložení součástek prototypové desky plošného spoje	70
Příloha 11: Motiv prototypové desky plošného spoje	71
Příloha 12: Seznam součástek finální desky plošného spoje	72
Příloha 13: Rozložení součástek finální desky plošného spoje	73
Příloha 14: Motiv finální desky plošného spoje	74

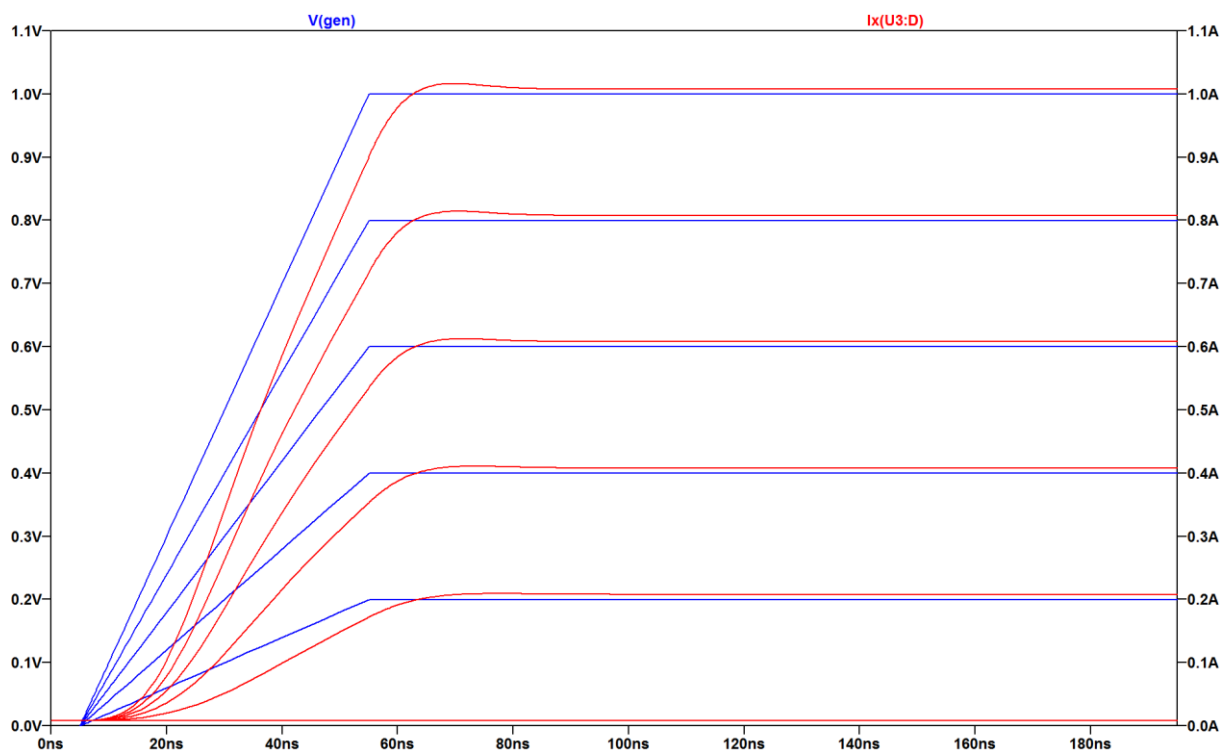
Příloha 1: Obsah přiloženého CD

- /VAV0139_FEI_N2649_2612T041_2018.pdf (Diplomová práce)
- /Fast_Current_Sink.zip (program pro měření odezvy LDO regulátoru)

Příloha 2: Simulace zapojení operačního zesilovače AD8009 s MOSFET

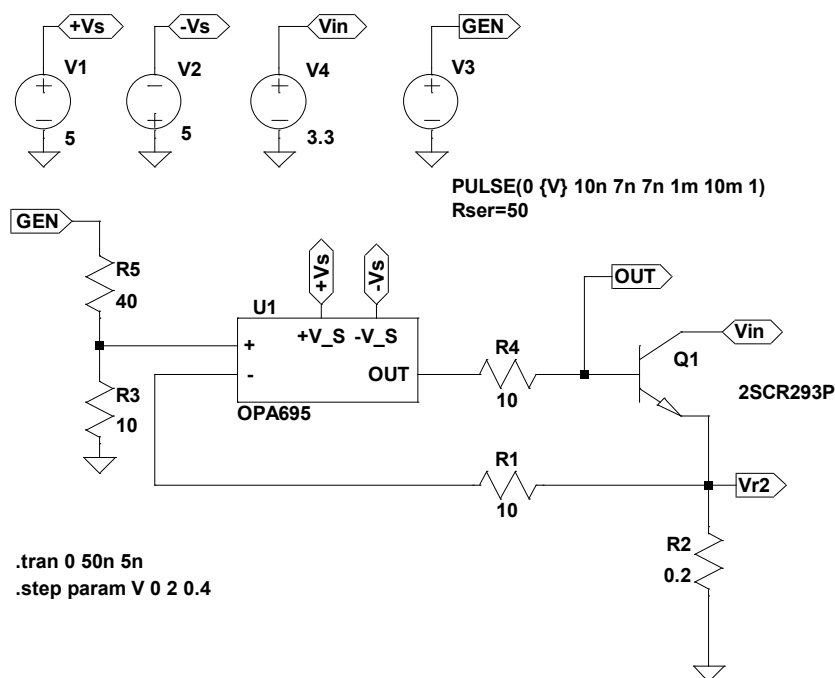


Simulační schéma proudové nory – operační zesilovač AD8009 s unipolárním tranzistorem

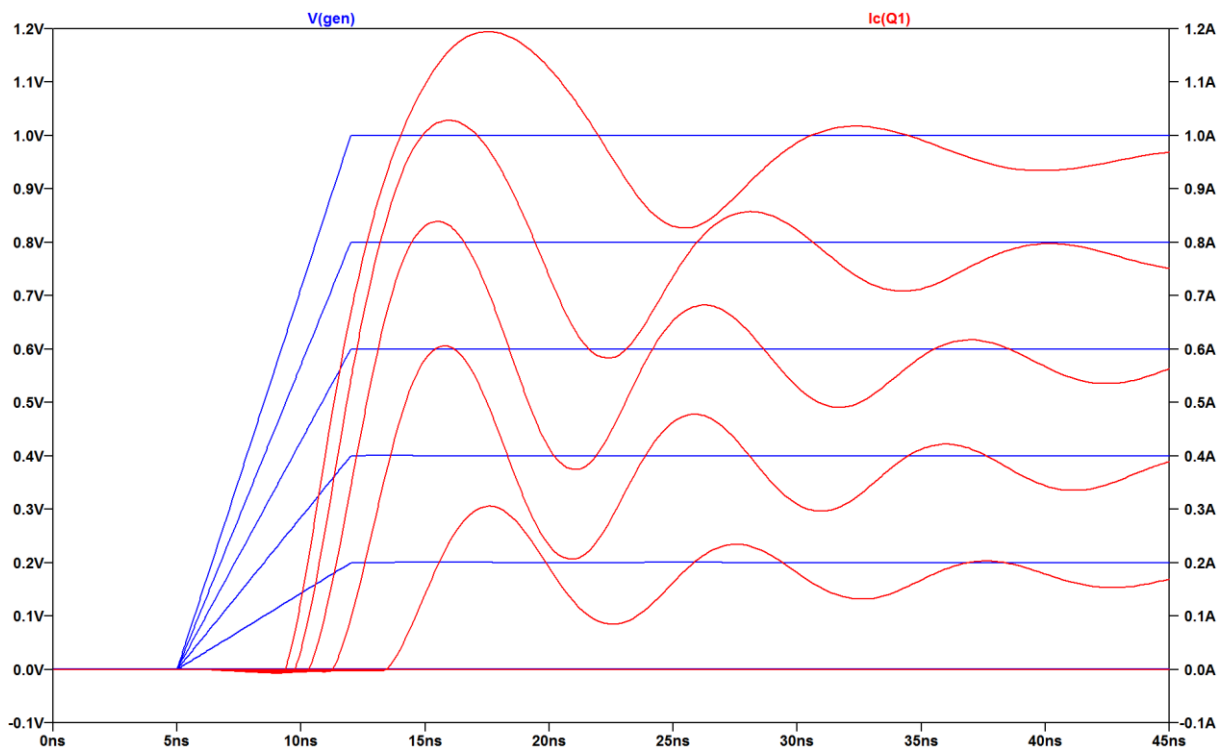


Průběh řídicího napětí generátoru – **modře** a výstupního proudu proudové nory – **červeně** s operačním zesilovačem AD8009 a unipolárním tranzistorem

Příloha 3: Simulace zapojení operačního zesilovače OPA695 s BJT

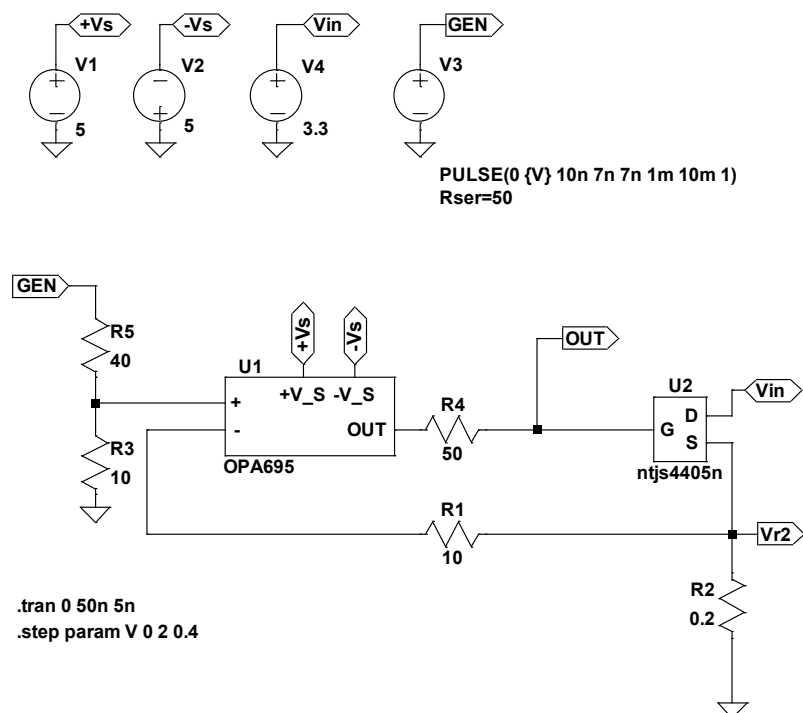


Simulační schéma proudové nory – operační zesilovač OPA695 s bipolárním tranzistorem

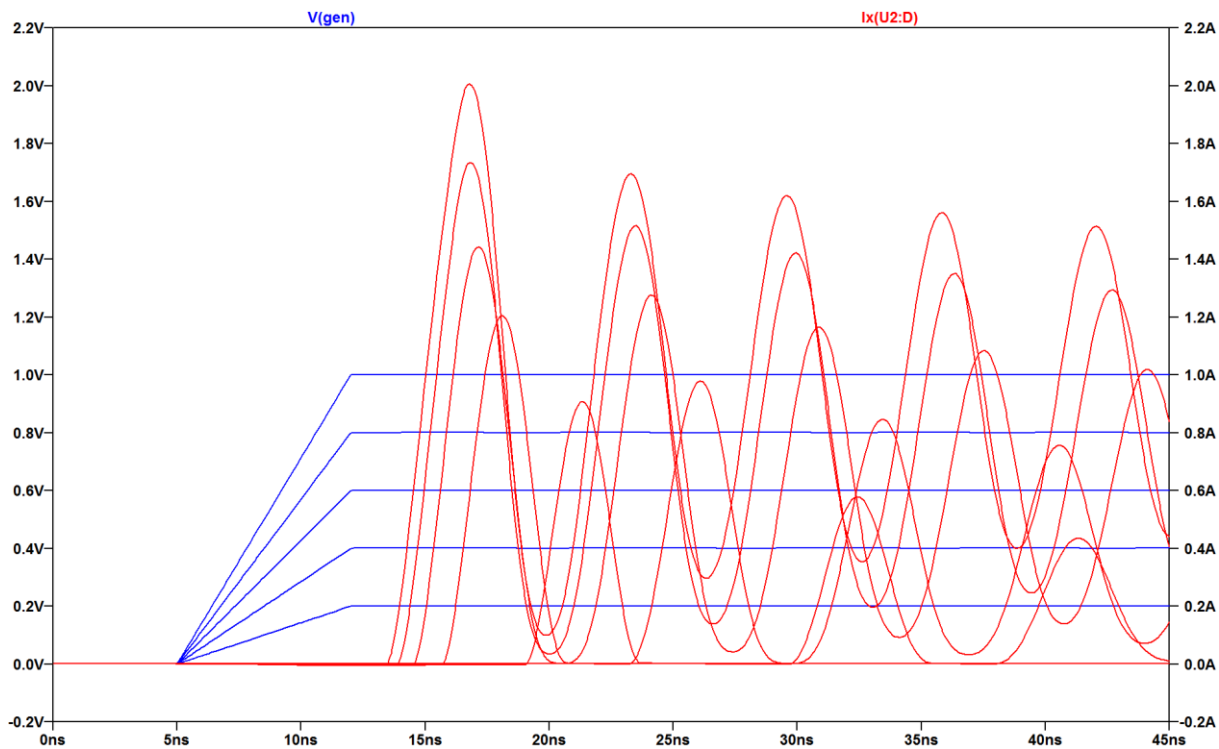


Průběh řídicího napětí generátoru – **modře** a výstupního proudu proudové nory – **červeně** s operačním zesilovačem OPA695 a bipolárním tranzistorem

Příloha 4: Simulace zapojení operačního zesilovače OPA695 s MOSFET

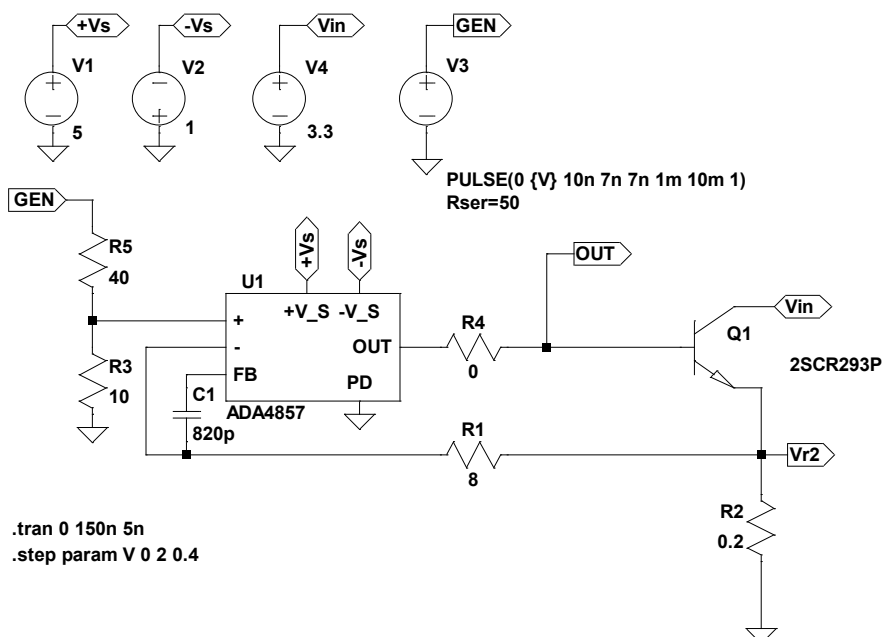


Simulační schéma proudové nory – operační zesilovač OPA695 s unipolárním tranzistorem

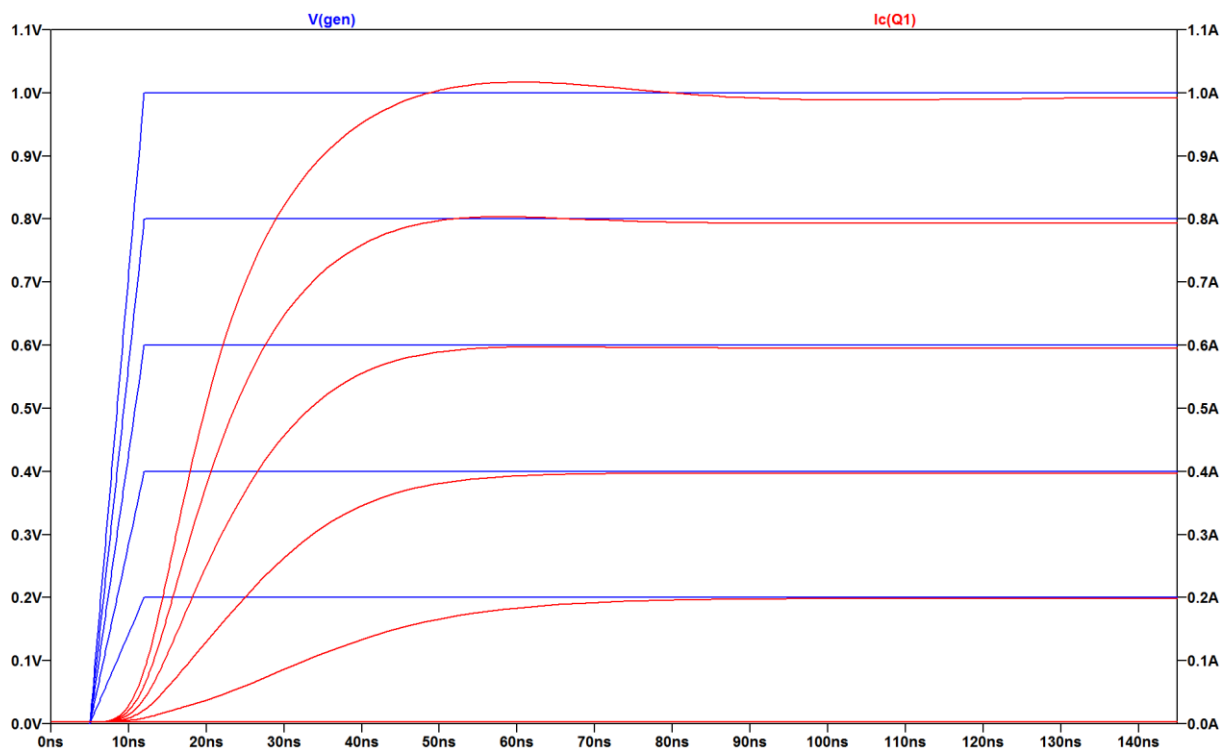


Průběh řídicího napětí generátoru – **modře** a výstupního proudu proudové nory – **červeně** s operačním zesilovačem OPA695 a unipolárním tranzistorem

Příloha 5: Simulace zapojení operačního zesilovače ADA4857 s BJT

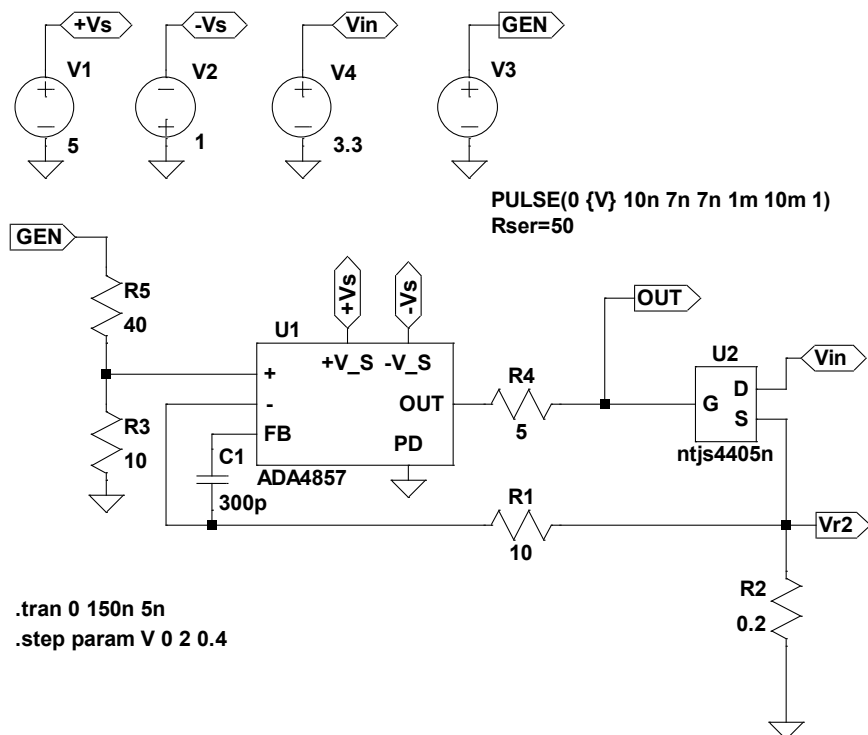


Simulační schéma proudové nory – operační zesilovač ADA4857 s bipolárním tranzistorem

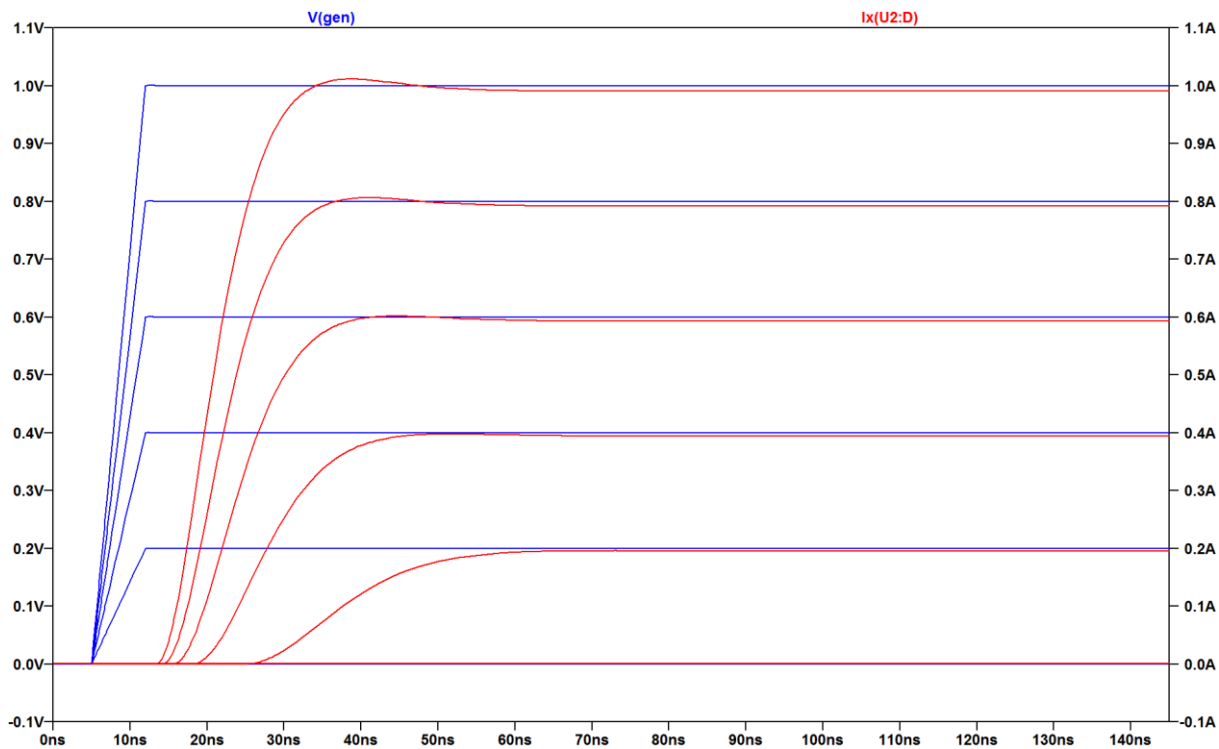


Průběh řídicího napětí generátoru – **modře** a výstupního proudu proudové nory – **červeně** s operačním zesilovačem ADA4857 a bipolárním tranzistorem

Příloha 6: Simulace zapojení operačního zesilovače ADA4857 s MOSFET

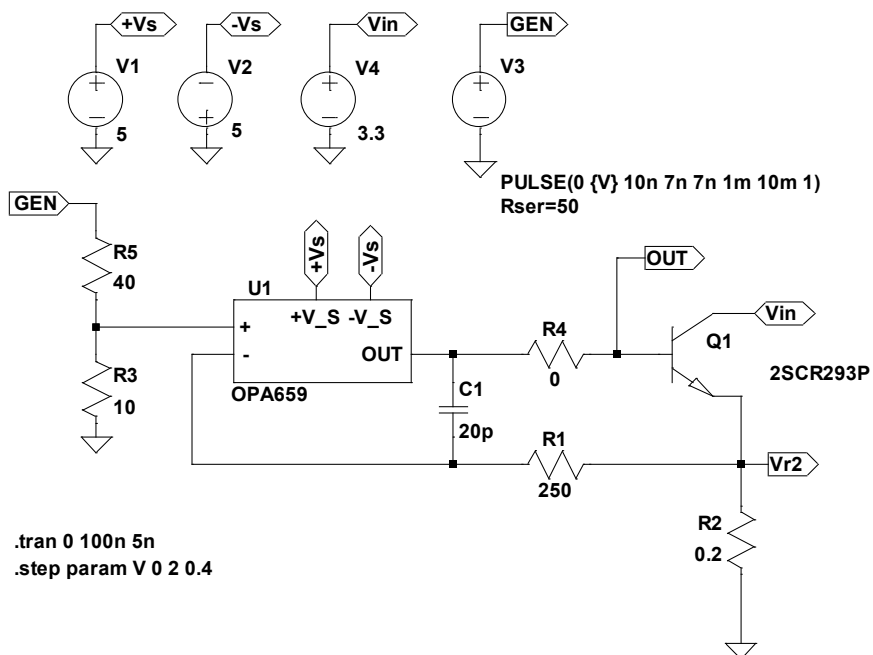


Simulační schéma proudové nory – operační zesilovač ADA4857 s unipolárním tranzistorem

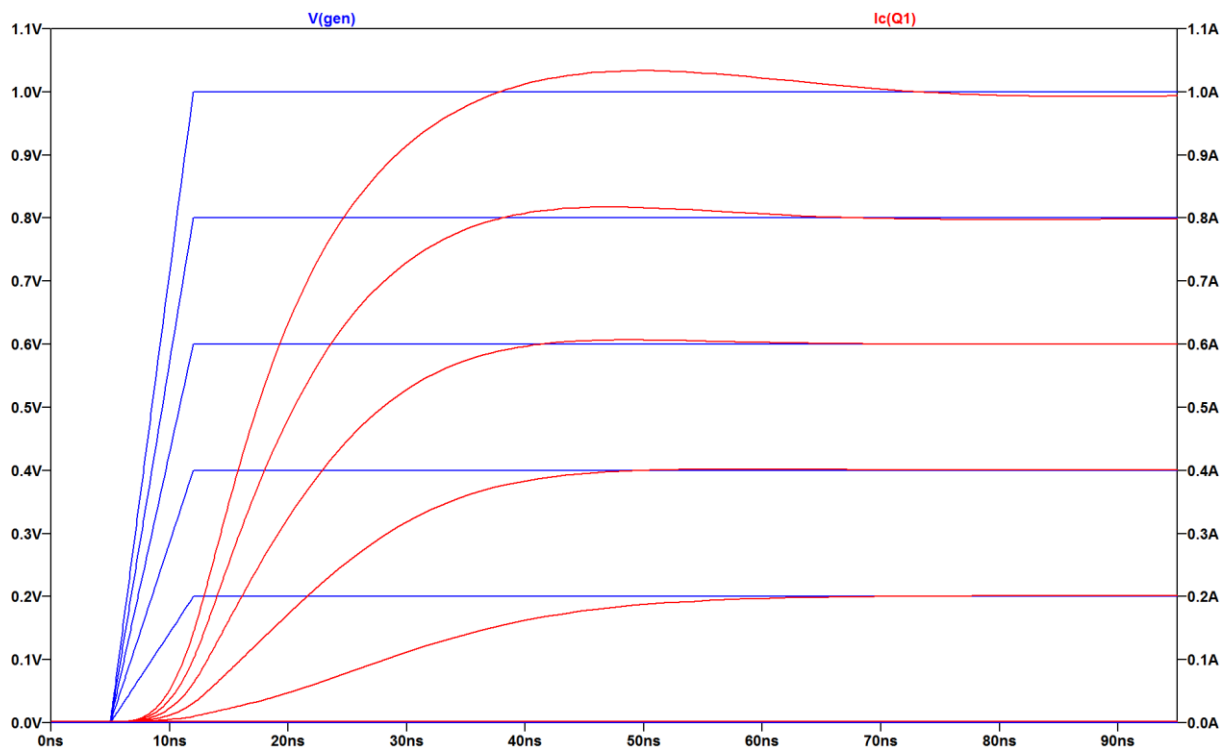


Průběh řídicího napětí generátoru – modře a výstupního proudu proudové nory – červeně s operačním zesilovačem ADA4857 a unipolárním tranzistorem

Příloha 7: Simulace zapojení operačního zesilovače OPA659 s BJT

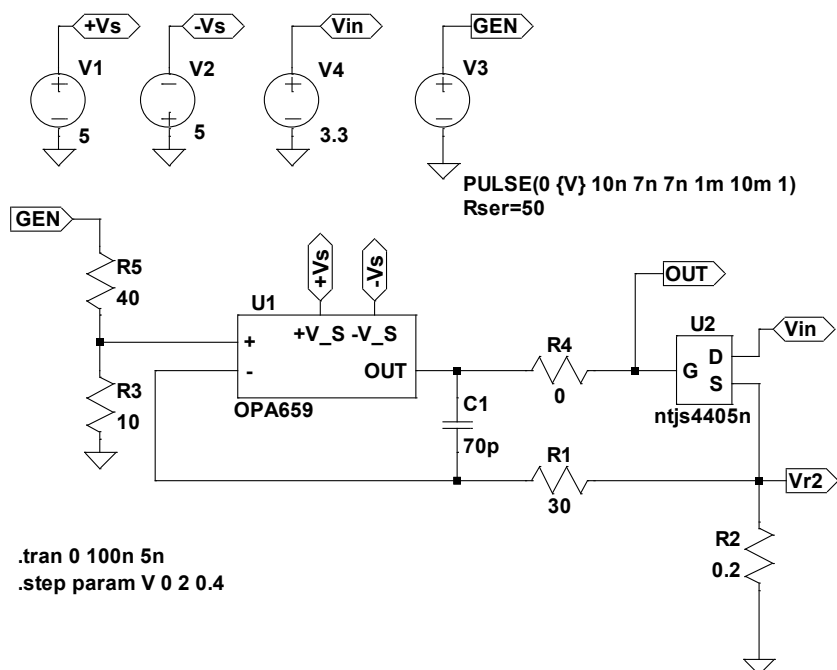


Simulační schéma proudové nory – operační zesilovač OPA659 s bipolárním tranzistorem

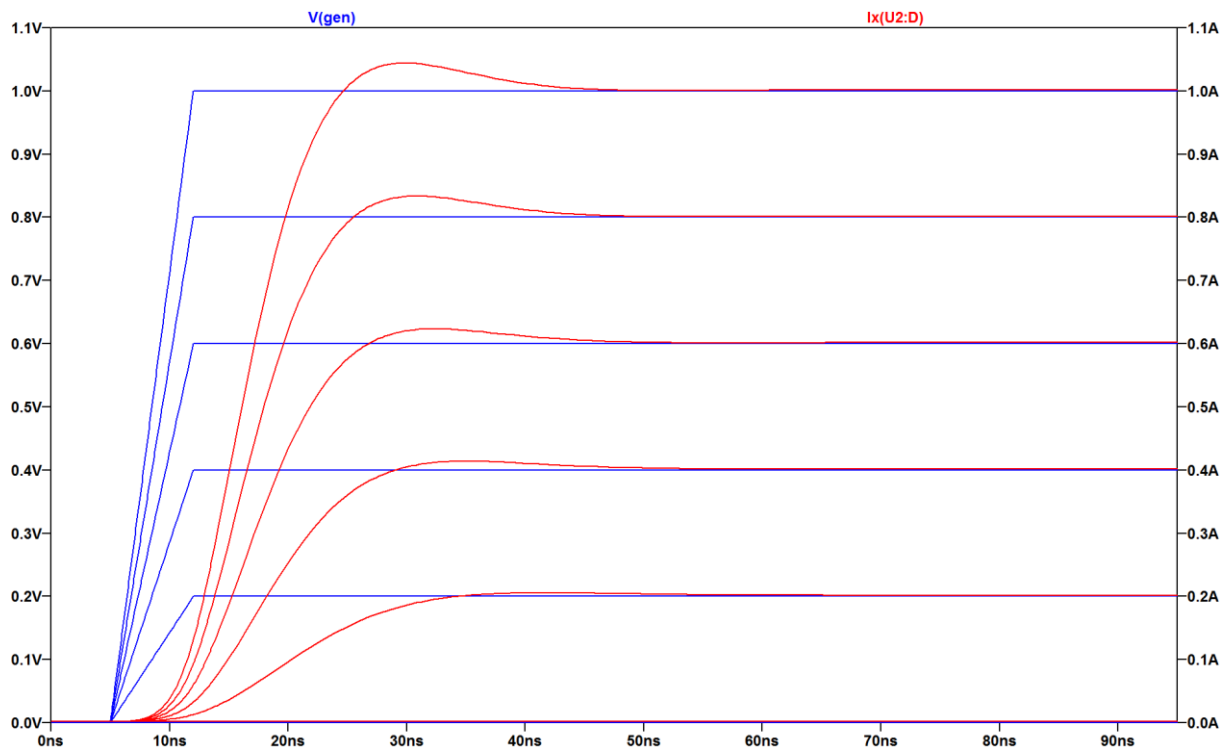


Průběh řídicího napětí generátoru – **modře** a výstupního proudu proudové nory – **červeně** s operačním zesilovačem OPA659 a bipolárním tranzistorem

Příloha 8: Simulace zapojení operačního zesilovače OPA659 s MOSFET



Simulační schéma proudové nory – operační zesilovač OPA659 s unipolárním tranzistorem

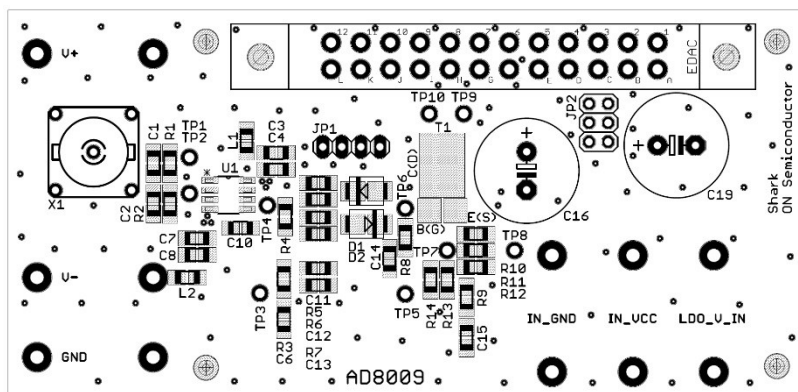


Průběh řídicího napětí generátoru – modře a výstupního proudu proudové nory – červeně s operačním zesilovačem OPA659 a unipolárním tranzistorem

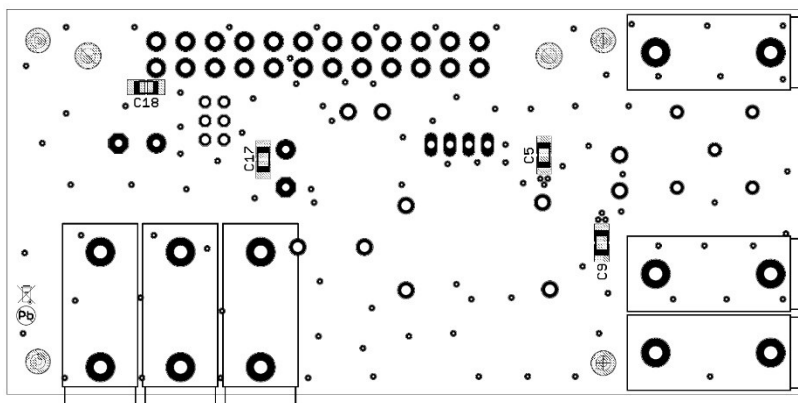
Příloha 9: Seznam součástek prototypové desky plošného spoje

Název	Hodnota	Pouzdro
C1, C2, C6, C10, C11, C12, C13, C14, C15	-	0805_1206
C3, C8	22 μ F/16V X7R	0805_1206
C4, C7	100pF/50V NP0	0805_1206
C5, C9, C17, C18	100nF/50V X7R	0805_1206
C16, C19	2200uF/16V	E5-13
CON1	EDAC 24pin	305-024-520-202
D1, D2	-	SMB_0805
GND, IN_GND, IN_VCC, LDO_V_IN, V+, V-	banánkový 4mm konektor	BANANA_CON_4MM
JP1	pinová lišta 1x4	1X04
JP2	pinová lišta 2x3	2X03
L1, L2	BLM21AG601SN1D	0805_1206
R1	47 Ω 270 Ω	0805_1206
R2	10 Ω	0805_1206
R3, R4, R8, R9	-	0805_1206
R5, R6	0 Ω	0805_1206
R7	510 Ω	0805_1206
R10, R11, R12, R13, R14	1 Ω	0805_1206
T1	bjt a mosfet tranzistory	MULTI-TRANSISTOR
TP1, TP2, TP3, TP4, TP5, TP6, TP7, TP8, TP9, TP10	testovací body	TESTPAD_ROUND
U1	AD8009ARZ	SOIC8
X1	BNC	A1944

Příloha 10: Rozložení součástek prototypové desky plošného spoje

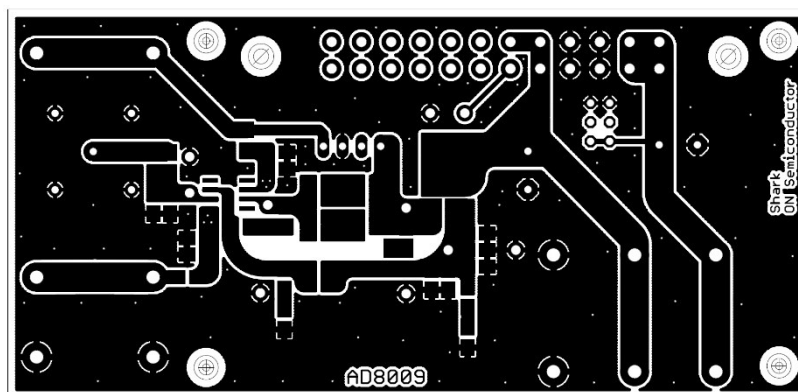


Horní strana

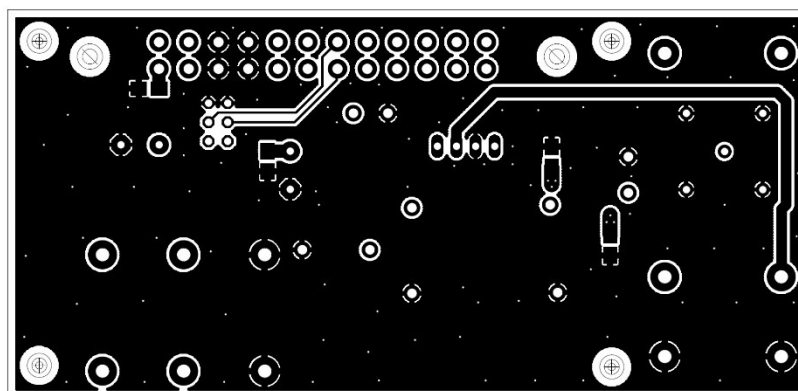


Spodní strana

Příloha 11: Motiv prototypové desky plošného spoje



Horní strana

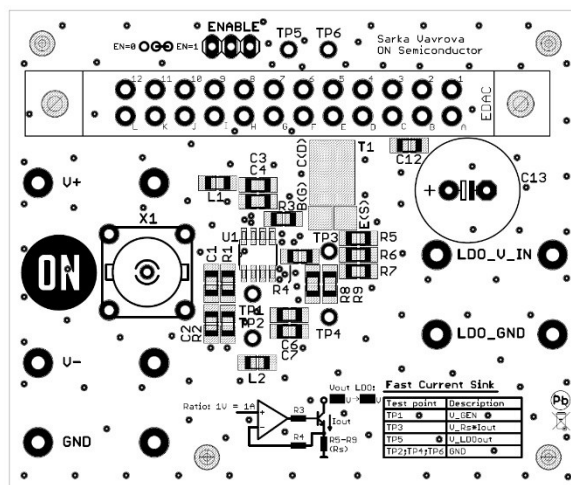


Spodní strana

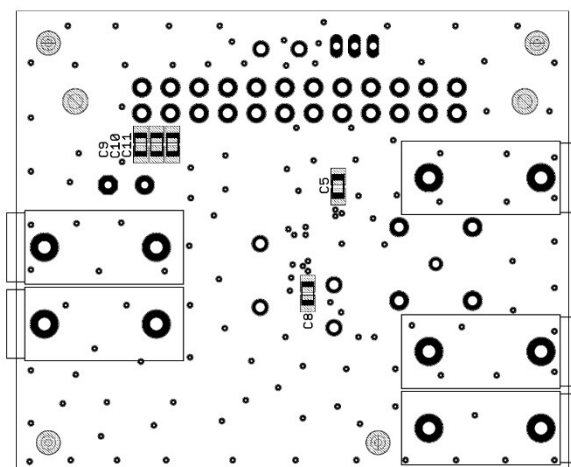
Příloha 12: Seznam součástek finální desky plošného spoje

Název	Hodnota	Pouzdro
C1, C2,	-	0805_1206
C3, C7	22 μ F/16V X7R	0805_1206
C4, C6	100pF/50V NP0	0805_1206
C5, C8, C9, C10, C11, C12	100nF/50V X7R	0805_1206
C13	2200uF/16V	E5-13
CON1	EDAC 24pin	305-024-520-202
D1, D2	-	SMB_0805
ENABLE	pinová lišta 1x3	1X03
GND, LDO_GND, LDO_V_IN, V+, V-	banánkový 4mm konektor	BANANA_CON_4MM
L1, L2	BLM21AG601SN1D	0805_1206
R1	47 Ω 270 Ω	0805_1206
R2	10 Ω	0805_1206
R3	0 Ω	0805_1206
R4	300 Ω	0805_1206
R5, R6, R7, R8, R9	1 Ω	0805_1206
T1	bjt a mosfet tranzistory	MULTI-TRANSISTOR
TP1, TP2, TP3, TP4, TP5, TP6	testovací body	TESTPAD_ROUND
U1	AD8009ARZ	SOIC8
X1	BNC	A1944

Příloha 13: Rozložení součástek finální desky plošného spoje

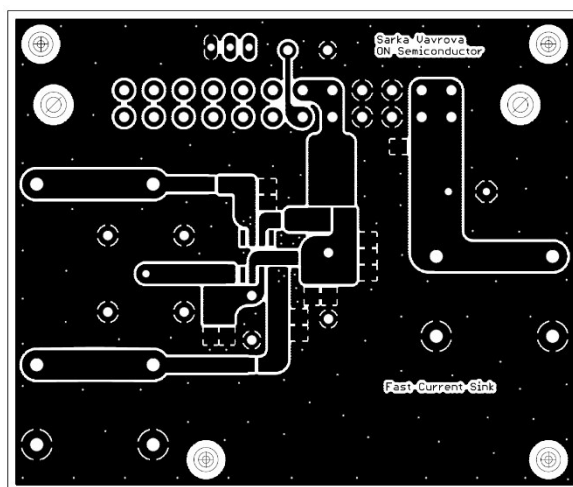


Horní strana

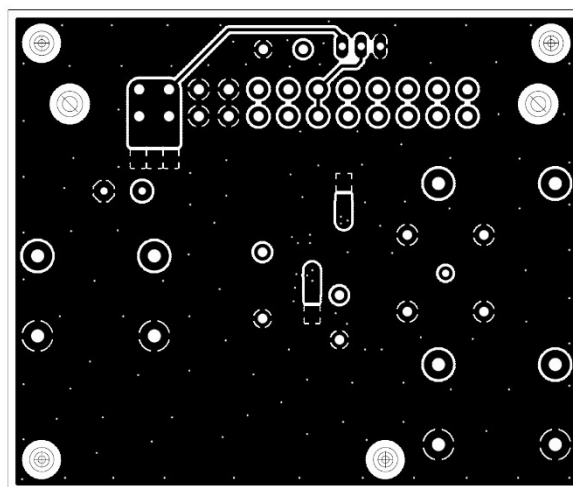


Spodní strana

Příloha 14: Motiv finální desky plošného spoje



Horní strana



Spodní strana